

从 MSP430F2xx 和 MSP430G2xx 系列迁移到 MSP430FR4xx 和 MSP430FR2xx 系列



Lixin Chen, Darren Lu, Xiaodong Li

MSP430 Applications

摘要

本应用报告可帮助简化从基于闪存的 MSP430F2xx MCU 到基于 FRAM 的 MSP430FR4xx 和 MSP430FR2xx MCU 的迁移，通过介绍编程、系统、硬件、核心架构和外设注意事项，旨在突出这两个系列之间的主要差异。更多有关使用 MSP430FR4xx 和 MSP430FR2xx 器件的信息，请参阅《[MSP430FR4xx 和 MSP430FR2xx 系列用户指南](#)》。尽管报告中以 MSP430F2xx 和 MSP430G2xx 系列为基础进行对比，但类似的注意事项也适用于从 MSP430F1xx 和 MSP430F4xx 系列进行的迁移。有关 MSP430FR57xx 的迁移指南，请参阅《[从 MSP430F2xx 系列迁移到 MSP430FR57xx 系列](#)》。

内容

1 引言.....	3
2 MSP430FR4xx 和 MSP430FR2xx 器件的比较.....	4
3 非易失性存储器的系统内编程.....	6
3.1 铁电 RAM (FRAM) 概述.....	6
3.2 FRAM 单元.....	6
3.3 使用存储器写保护位来保护 FRAM.....	6
3.4 FRAM 存储器等待状态.....	7
3.5 引导加载程序 (BSL).....	7
3.6 JTAG 和安全性.....	8
3.7 生产编程.....	8
4 硬件迁移注意事项.....	9
5 器件校准信息.....	10
6 重要器件规格.....	11
7 内核架构注意事项.....	12
7.1 电源管理模块 (PMM).....	12
7.2 时钟系统.....	13
7.3 工作模式、唤醒时间和复位.....	16
7.4 中断矢量.....	17
7.5 FRAM 和 FRAM 控制器.....	18
8 外设注意事项.....	19
8.1 看门狗计时器.....	19
8.2 端口.....	19
8.3 模数转换器.....	21
8.4 通信模块.....	22
8.5 计时器和红外调制逻辑.....	24
8.6 备用存储器.....	24
8.7 硬件乘法器 (MPY32).....	24
8.8 RTC 计数器.....	25
8.9 中断比较控制器 (ICC).....	25
8.10 LCD.....	25
8.11 智能模拟组合 (SAC).....	25
8.12 比较器.....	26
9 ROM 库.....	26

10 结论	27
11 参考文献	28
12 修订历史记录	28

插图清单

图 7-1. PMM 方框图.....	12
图 7-2. VREF 生成方框图.....	13

表格清单

表 2-1. 特性比较.....	4
表 2-2. 存储器映射比较.....	4
表 3-1. FRAM 保护特性.....	6
表 3-2. FR4xx 器件密码、BSL 签名和 JTAG/SBW 签名.....	8
表 6-1. 器件规格.....	11
表 7-1. FR4xx 和 F2xx 时钟系统比较.....	14
表 7-2. 工作模式和唤醒时间比较.....	16
表 7-3. MSP430 MCU 上闪存和 FRAM 的比较.....	18
表 8-1. MSP430FR413x 和 MSP430FR203x 封装中未向外键合的引脚.....	20
表 8-2. USCI 和 eUSCI 模块比较.....	22
表 8-3. FR4xx eUSCI 引脚配置.....	23
表 8-4. LCD_E 和 LCD_C 比较.....	25

商标

MSP430™, CapTIvate™, E2E™, MSP430Ware™, and Code Composer Studio™ are trademarks of Texas Instruments.

IAR Embedded Workbench® is a registered trademark of IAR Systems.

所有商标均为其各自所有者的财产。

1 引言

MSP430F2xx 和 MSP430G2xx 器件以及 MSP430FR4xx 和 MSP430FR2xx 器件均属于 TI 的 **MSP430™ 超低功耗感应和测量 MCU** 产品系列。

- 大多数 MSP430FR4xx 和 MSP430FR2xx 器件都属于 **MSP430 超值系列和通用微控制器** 产品系列。
- MSP430FR25xx 和 MSP430FR26xx 器件属于 **MSP430 电容式触控感应微控制器** 产品系列。迁移到这些器件与其他系列成员类似，只是使用了 **CapTIvate™** 技术。有关这项技术及其生态系统的信息，请访问电容式触控感应产品系列。
- MSP430F2xx 和 MSP430G2xx 器件属于**适用于计量、监控和系统控制的 MSP430 MCU** 产品系列。

本应用报告旨在强调 MSP430F2xx 和 MSP430G2xx 系列与 MSP430FR4xx 和 MSP430FR2xx 系列之间的主要差异，以确保迁移过程更加顺畅。内容分为以下几个方面：

- 处理非易失性存储器时的变化
- 诸如电源管理和硬件之类的系统级注意事项
- 外设更改

在指令集方面，MSP430FR4xx 系列向后完全兼容所有其他 MSP430™ 系列的代码。因此，任何代码迁移都只会受到寄存器或外设特性变化以及指令周期时间细微变化的影响，而指令集保持不变。如需了解任何确切信息，请参阅器件特定数据表和勘误表。

NOTE

在本应用报告中，**F2xx** 一词表示 MSP430F2xx 和 MSP430G2xx 系列，而 **FR4xx** 一词表示 MSP430FR4xx 和 MSP430FR2xx 系列。

2 MSP430FR4xx 和 MSP430FR2xx 器件的比较

表 2-1 总结了 MSP430FR4xx 和 MSP430FR2xx 系列 MCU 之间的主要区别。

表 2-1. 特性比较

特性或模块	FR413x、FR203x	FR2433、 FR263x、FR253x	FR231x	FR21xx、FR2000	FR235x、FR215x	FR267x、FR247x
CPU	16MHz MSP430	16MHz MSP430	16MHz MSP430	16MHz MSP430	24MHz MSP430	16MHz MSP430
程序 FRAM	15.5KB 或 8KB	15.5KB 或 8KB	3.75KB 或 2KB	3.75KB、2KB、 1KB 或 0.5KB	32KB 或 16KB	64KB 或 32KB
信息 FRAM	512 字节	512 字节	N/A	N/A	512 字节	512 字节
SRAM	2KB 或 1KB	4KB、2KB 或 1KB	1KB	1KB 或 0.5KB	4KB 或 2KB	8KB 或 6KB
最大 GPIO 数	60	19	16	12	44	43
中断引脚数	16 (P1 和 P2)	16 (P1 和 P2)	12 (P1 的 8 个引 脚和 P2 的 4 个引 脚)	8 (P1 和 P2 各 4 个引脚)	32 (P1、P2、P3 和 P4)	所有 GPIO
USCI	1 eUSCI_A、 1 eUSCI_B	2 eUSCI_A、 1 eUSCI_B	1 eUSCI_A、 1 eUSCI_B	1 eUSCI_A	2 eUSCI_A、 2 eUSCI_B	2 eUSCI_A、 2 eUSCI_B
ADC	ADC10 (10 通道)	ADC10 (8 通道)	ADC10 (8 通道)	ADC10 (8 通道)	ADC12 (12 通道)	ADC12 (12 通道)
比较器	N/A ⁽¹⁾	N/A	1	1	1 LP eCOMP、 1 HS eCOMP	1 LP eCOMP
模拟特性	N/A	N/A	1 SAC-L1 (OA)、 1 TIA	N/A	4 SAC-L3	N/A
计时器	2 Timer_A 带 3CC ⁽²⁾ , RTC 计数 器, WDT	2 Timer_A 带 3CC, 2 Timer_A 带 2CC, RTC 计数器, WDT	2 Timer_B 带 3CC, RTC 计数器, WDT	1 Timer_B 带 3CC, RTC 计数器, WDT	3 Timer_B 带 3CC, 1 Timer_B 带 7CC, RTC 计数器, WDT	4 Timer_B 带 3CC, 1 Timer_B 带 7CC, RTC 计数器, WDT
其他特性	FR4133 中有温度 传感器、欠压复 位、电容式触控 I/O、LCD	FR263x 和 FR253x 中有温度传感器、 欠压复位、 MPY32、 CapTIvate™ 技术	温度传感器、欠压 复位、电容式触控 I/O	温度传感器、欠压 复位、电容式触控 I/O	适用于 ADC、DAC 和 eCOMP 的共享 电压基准、低功耗 REF0 可选、温度 传感器、欠压复 位、电容式触控 I/O	FR267x 中有适用 于 ADC、DAC 和 eCOMP 的共享电 压基准、可选低功 耗 REF0、温度传 感器、欠压复位、 MPY32、 CapTIvate 技术
BSL	UART	I ² C、UART	I ² C、UART	UART	I ² C、UART	I ² C、UART
V _{CC}	1.8V 至 3.6V	1.8V 至 3.6V	1.8V 至 3.6V	1.8V 至 3.6V	1.8V 至 3.6V	1.8V 至 3.6V
有功功率	126μA/MHz	126μA/MHz	126μA/MHz	126μA/MHz	142μA/MHz	135μA/MHz
工作温度	-40°C 至 85°C	-40°C 至 85°C	-40°C 至 85°C	-40°C 至 85°C	-40°C 至 105°C	-40°C 至 105°C
封装	LQFP64、 TSSOP56、 TSSOP48	VQFN24	TSSOP20、 TSSOP16、 QFN16	TSSOP16、 QFN24	LQFP48、 QFN40、 TSSOP38	LQFP48、 VQFN40、 VQFN32

(1) N/A = 不可用

(2) CC = 捕捉/比较寄存器

表 2-2 总结了 MSP430FR4xx 和 MSP430FR2xx 系列所用典型 MCU 的存储器映射。

表 2-2. 存储器映射比较

	访问	FR4133	FR2633	FR2311	FR2111	FR2355	FR2676
存储器 (FRAM)		15KB	15KB	3.75KB	3.75KB	32KB	64KB
主存储器：中断 矢量和签名	R/W 可选写保护	FFFFh 至 FF80h	FFFFh 至 FF80h	FFFFh 至 FF80h	FFFFh 至 FF80h	FFFFh 至 FF80h	FFFFh 至 FF80h
主存储器：代码 存储器		FFFFh 至 C400h	FFFFh 至 C400h	FFFFh 至 F100h	FFFFh 至 F100h	FFFFh 至 8000h	17FFFh 至 8000h

表 2-2. 存储器映射比较 (continued)

	访问	FR4133	FR2633	FR2311	FR2111	FR2355	FR2676
信息存储器 (FRAM)	R/W 可选写保护	512B 19FFh 至 1800h	512B 19FFh 至 1800h	N/A	N/A	512B 19FFh 至 1800h	512B 19FFh 至 1800h
RAM	R/W	2KB 27FFh 至 2000h	4KB 2FFFh 至 2000h	1KB 23FFh 至 2000h	1KB 23FFh 至 2000h	4KB 2FFFh 至 2000h	8KB 3FFFh 至 2000h
ROM BSL	R	1KB 13FFh 至 1000h	2KB 17FFh 至 1000h 1KB FFFFh 至 FFC00h	2KB 17FFh 至 1000h 1KB FFFFh 至 FFC00h	1KB 13FFh 至 1000h	2KB 17FFh 至 1000h	2KB 17FFh 至 1000h 1KB FFFFh 至 FFC00h
外设	R/W	4KB 0FFFh 至 0020h	4KB 0FFFh 至 0020h	4KB 0FFFh 至 0020h	4KB 0FFFh 至 0020h	4KB 0FFFh 至 0020h	4KB 0FFFh 至 0020h
ROM 库	R	N/A	CapTIvate 库和 驱动程序库， 12KB 6FFFh 至 4000h	N/A	N/A	CapTIvate 库、 FFT 和驱动程序 库， 20KB FFBFFh 至 FAC00h	CapTIvate 库、 FFT 和驱动程序 库， 16KB C3FFFh 至 C0000h

SYS 模块的寄存器因器件而异。相关详细信息，请参阅《MSP430FR4xx 和 MSP430FR2xx 系列用户指南》。

3 非易失性存储器的系统内编程

3.1 铁电 RAM (FRAM) 概述

与集成了闪存的 F2xx 系列不同，MSP430FRxx 器件使用 FRAM 非易失性存储器。使用 FRAM 与使用静态 RAM (SRAM) 非常相似。在通用超低功耗 MCU 中引入 FRAM 作为嵌入式存储器的做法发生在 TI 的 16 位 MSP430 产品线上。

FRAM 的一些关键属性包括：

- FRAM 是非易失性的；也就是说，在断电之后，FRAM 会保留其内容。
- MSP430 器件上的嵌入式 FRAM 能够以最高 8MHz 的速度访问（读取或写入）。如果超过 8MHz，在访问 FRAM 时会使用等待状态。
- 写入 FRAM 和读取 FRAM 不需要进行设置或准备，例如在写入或解锁控制寄存器之前进行擦除（除非使用了写保护位来防止对 FRAM 进行写访问）。
- FRAM 未分段，可对每个位单独进行擦除、写入和寻址。
- 在写入之前，FRAM 不需要擦除。
- FRAM 写入访问是低功耗操作，因为写入 FRAM 无需电荷泵。
- FRAM 写入可在器件的整个电压范围内执行。
- FRAM 写入速度最高可达 8MBps，其典型的写入速度大约为 2MBps。高速写入是该技术的固有特性，而通过消除擦除瓶颈又提高了该速度；擦除瓶颈在其他非易失性存储器技术中是普遍存在的问题 [9]。相比之下，包含擦除时间的典型 MSP430 闪存写入速度大约为 14kBps [9]。
- 与闪存相比，FRAM 具有更高的写入耐久性：与闪存的 10^5 个写入周期相比，FRAM 的 10^{15} 个写入周期几乎是无限的。

3.2 FRAM 单元

单个 FRAM 单元可被视为一个偶极电容器，它由两个电极板之间的铁电材料（铁电晶振）薄膜构成。存储“1”或“0”时（写入 FRAM 时），只需使用电场将晶振向特定方向极化。这使得 FRAM 速度非常快，易于写入，能够充分满足高耐用性要求。

与写入时类似，从 FRAM 中读取也需要在电容器上施加一个电场。根据晶振的状态，可将其重新极化，从而释放大感应电荷。这个电荷随即与一个已知基准进行对比，从而估计晶振所处的状态。存储的数据位“1”或“0”从感应电荷推断得出。在读取数据的过程中，按施加的电场方向极化的晶振会失去当前的状态。因此每次读取后，都必须进行回写操作以恢复存储位置的状态。对于 TI 的 MSP430 FRAM MCU，这是 FRAM 实施方案所固有的特性，对应用而言是完全透明的。回写机制还可防止断电，并在所有断电事件中安全完成。

FR4xx 电源管理系统通过在断电时将 FRAM 电源轨与器件电源轨隔离开来实现这一目的。FRAM 电源电路还使用内置低压降稳压器 (LDO) 和一个电容器，该电容器存储足够的电荷以在发生电源故障时完成当前回写操作。

更多有关 FRAM 和 FRAM 控制器的信息，请参阅节 7.5。

3.3 使用存储器写保护位来保护 FRAM

FRAM 非常易于重新编程，因此也使得错误的代码执行容易无意中覆盖应用代码，这与从 RAM 执行的情况是一样的。

为了防止对 FRAM 进行错误覆盖，器件提供了存储器写保护功能。FR4xx 提供两个独立的写保护位：

- SYSCFG0.PFWP - 用户程序 FRAM 保护
- SYSCFG0.DFWP - 用户数据 FRAM（信息存储器 1800h 至 19FFh）保护

写入 SYSCFG0 寄存器时，将保护密码 (SYSCFG0.FRWPW = 0xA5) 与其他位一起写入一个字中。

表 3-1 总结了 MSP430FR4xx 和 MSP430FR2xx 系列典型器件中的 FRAM 保护特性。

表 3-1. FRAM 保护特性

特性	FR2033	FR4133	FR2433	FR2311	FR2111	FR2355	FR2476
保护密码 (SYSCFG0.FRWPW)	否	否	是	是	是	是	是

表 3-1. FRAM 保护特性 (continued)

特性	FR2033	FR4133	FR2433	FR2311	FR2111	FR2355	FR2476
程序 FRAM 写保护 (SYSCFG0.PFWP)	是	是	是	是	是	是	是
数据 FRAM 保护 (SYSCFG0.DFWP)	是	是	是	否	否	是	是
程序 FRAM 写保护偏移地址 (SYSCFG0.FRWPOA)	否	否	否	否	否	是	是

设置写保护位后，对受保护的 FRAM 进行的任何写入操作都会被阻止，但不会产生中断和复位。

NOTE

除非需要写操作，否则应始终启用 FRAM 写保护。为了降低发生意外写操作的风险，TI 建议在禁用中断的情况下在短时间内完成写操作。写操作完成后，TI 强烈建议尽快再次启用 FRAM 写保护，以降低发生意外写入的风险。

向 FRAM 写入数据时，TI 建议使用 `__persistent` 属性来定义 FRAM 存储器中的变量。每个 FR4xx 产品文件夹的“工具和软件”选项卡（例如 [MSP430FR4133](#) 或 [MSP430FR2433](#)）中提供了有关如何写入 FRAM 的代码示例。更多有关从软件开发角度在 MSP430 MCU 中使用 FRAM 技术的信息，请参阅《[MSP430 FRAM 技术 - 操作方法和最佳实践](#)》。

3.4 FRAM 存储器等待状态

FRAM 存储器的最大访问速度为 8MHz。如果 MCLK 的运行速度超过 8MHz 并且需要进行 FRAM 访问，则需要设置等待状态以确保可靠的 FRAM 访问。使用 $MCLK \geq 8MHz$ 时，在配置 MCLK 频率之前，应在软件中配置 FRAM 等待状态。

1. 配置适当的等待状态。

```
FRCTL0 = FRCTLPW | NWAITS_x
```

2. 配置 $MCLK \geq 8MHz$ 。

更多详细信息，请参阅以下文档中 *FRAM 控制器 (FRCTRL)* 一章中的等待状态控制部分：《[MSP430FR4xx 和 MSP430FR2xx 系列用户指南](#)》。

3.5 引导加载程序 (BSL)

BSL 是用于重新编程 MCU 的软件，例如在现场固件更新期间。在 F2xx 系列器件上，BSL 使用基于 Timer_A 的 UART，并位于 ROM 中。BSL 不能由用户擦除或自定义。

FR4xx 系列采用类似的机制，其中 BSL 软件位于 ROM 中，也不能进行擦除或重新编程。如需了解 BSL 地址范围，请参阅器件特定数据表。在通信接口方面，FR4xx 也是基于 UART 协议，与 F2xx 器件类似。但是，FR4xx 使用硬件 eUSCI_A 模块来实现 UART 通信，而非使用 Timer_A。因此，模块引脚 UCA0TXD 和 UCA0RXD 用于 BSL 通信，此外，RST/NMI/SBWTIO 引脚和 TEST/SBWTCK 引脚用于 BSL 进入序列。

MSP430FR2x 器件（MSP430FR203x 除外）上的 BSL 支持 UART 和 I²C 两种通信方式。此 BSL 会扫描 UART 和 I²C 外设，检测主机编程器使用的接口。当检测到其中一个外设发生传输时，BSL 将选择该接口，并禁用另一个接口。在 F2xx 系列器件上，只有 UART BSL 可用。相关详细信息，请参阅《[MSP430 FRAM 器件引导加载程序 \(BSL\) 用户指南](#)》。

可通过将特定签名编程到 BSL 签名位置来禁用 FR4xx 系列中的 BSL。相关详细信息，请参阅表 3-2。请注意，BSL 签名的位置和长度与 F2xx 系列不同。

《[MSP430FR4xx 和 MSP430FR2xx 系列用户指南](#)》中的 SYS 一章记载了这一过程。

3.6 JTAG 和安全性

在 F2xx 器件上，保护 JTAG 端口的方法是通过特殊程序将一条 JTAG 线路上的物理保险丝置于高电压之下以使保险丝熔断。此操作是不可逆的，若要继续访问器件只能通过 BSL 进行。

在 FR4xx 器件上，没有物理保险丝。这些器件通过将特定签名编程到器件 FRAM 存储器 JTAG/SBW 签名地址 FF80h 至 FF83h 来锁定 JTAG/SBW。

通过编程 JTAG/SBW 签名来锁定 JTAG/SBW 后，只能通过 BSL (使用 BSL 密码) 访问器件。但是，BSL 未被禁用且提供了 BSL 密码时，可清除 JTAG/SBW 签名并使 JTAG 通信再次可用。因此，在 FR4xx 器件上，如果已知 BSL 密码且 BSL 未被禁用，则锁定 JTAG/SBW 是可逆的。

表 3-2 描述了 FR4xx 器件密码、BSL 签名和 JTAG/SBW 签名。

表 3-2. FR4xx 器件密码、BSL 签名和 JTAG/SBW 签名

名称	地址	值	器件安全性	复位后的 BSL 和 SBW 行为
器件密码	FFE0h 至 FFFFh	取决于矢量表配置		该值用于保护 BSL。
BSL 签名	FF84h 至 FF87h	5555_5555h	受安全保护，不需要密码	BSL 被绕过。用户代码立即启动。
		任意其他值	受安全保护，通过 BSL 时需要密码	如果触发 BSL，则在用户代码启动之前调用 BSL。
JTAG/SBW 签名	FF80h 至 FF83h	FFFF_FFFFh	未受安全保护	JTAG/SBW 未锁定。
		0000_0000h		
		任意其他值	受安全保护	JTAG/SBW 锁定。

3.7 生产编程

MSP-GANG430 的系统内 Gang 编程器不支持 FR4xx MCU。MSP-GANG430 已被 [MSP-GANG 生产编程器](#) 所取代。

4 硬件迁移注意事项

- 有关 FR4xx 器件上的 JTAG 和 SBW 连接，请参阅《MSP430 硬件工具用户指南》。请注意，当使用 SBW 进行调试或下载固件时， $\overline{\text{RST}}/\text{NMI}/\text{SBWTDIO}$ 引脚上的并联电容器必须小于 1.1nF。
- FR4xx 器件在复位线路上提供了一个内部上拉电阻，从而无需使用外部复位电阻。默认情况下会启用内部上拉电阻。相关详细信息，请参阅以下文档中的“复位引脚 ($\overline{\text{RST}}/\text{NMI}$) 配置”部分：《MSP430FR4xx 和 MSP430FR2xx 系列用户指南》。
- FR4xx 器件不像 F2xx 系列那样在 LFXT 振荡器上提供内部负载电容器。因此，如果使用 LFXT 振荡器，则需要外部负载电容器。布局时，外部晶振应尽可能靠近 FR4xx MCU 上的 XIN 和 XOUT 引脚放置。应将负载电容器尽可能靠近晶振引脚放置。使电容值与晶振规格和 PCB 布局相匹配。更多有关晶振选型、布局问题和晶体振荡器测试的指导信息，请参阅《MSP430 32kHz 晶体振荡器》。
- 与 F2xx 系列相比，FR4xx 时钟系统有很大不同。FR4xx 器件中有一个 FLL 和一个内部修整 REFO，可在 32.768kHz 频率下以 $\pm 3.5\%$ 的精度产生 REFO 时钟。相关详细信息，请参阅节 7.2.2 以及《MSP430FR4xx 和 MSP430FR2xx 系列用户指南》中的“时钟系统”一章。
- 在 FR4xx 系列中，只有 MSP430FR231x MCU 支持 XT1 振荡器上的高频时钟源。FLL 参考分频器 FLLREFDIV 仅在器件支持 XT1 HF 模式时可用。
- 与 F2xx 器件上有模拟电源引脚 (AVCC 和 AVSS) 和数字电源引脚 (DVCC 和 DVSS) 不同，FR4xx 器件上只有一对电源引脚 (DVCC 和 DVSS)。

5 器件校准信息

一些 F2xx 器件采用 TLV 结构为 DCO 频率、ADC 基准和内部温度传感器提供校准值。TLV 结构存储在信息存储器段 A (Info A) 中，并且可由用户进行擦除。如果所提供的 BSL 密码不正确，则在器件发生批量擦除期间也会擦除经过工厂校准的常量。

为防止出现这种情况，FR4xx 器件上的 TLV 信息存储在受保护的 FRAM 区域中，不能通过意外的写操作擦除。有关 TLV 位置和访问方式的详细信息，请参阅器件特定数据表。

NOTE

另一个 1800h 至 19FFh 的信息存储器区域可供 FR4xx 器件上的应用使用 (MSP430FR231x 和 MSP430FR211x 器件除外)，其写保护位为 SYSCFG0.DFWP (请参阅 [节 3.3](#))。

TLV 结构包含的校准值可用于提高各种功能的测量精度。在器件特定数据表的 TLV 结构中给出了该器件可用的校准值。FR4xx 数据表提供了 ADC 失调电压和增益校准数据，以及温度传感器校准数据。

更多有关如何使用 FR4xx 器件中 TLV 的信息，请参阅《[MSP430FR4xx 和 MSP430FR2xx 系列用户指南](#)》中的器件描述符部分。

6 重要器件规格

表 6-1 显示了器件级电气规格的重要差异 [3][4]。

表 6-1. 器件规格

参数	FR4xx	F2xx
电源电压范围	1.8V 至 3.6V ^{(1) (2)}	1.8V 或 2.2V 至 3.6V
最大系统频率 f_{SYSTEM} ⁽³⁾	$V_{\text{CC}} = 1.8\text{V}$ 时为 16MHz	$V_{\text{CC}} = 1.8\text{V}$ 时为 4MHz $V_{\text{CC}} = 2.7\text{V}$ 时为 8MHz 至 12MHz $V_{\text{CC}} = 3.3\text{V}$ 时为 8MHz 至 16MHz
用于非易失性存储器编程的最小电源电压	1.8V	2.2V
用于 ADC 运行的最小模拟电源电压	2.0V	2.2V

(1) 最小工作电压取决于 SVSH 电压电平。

(2) 如果电源电压的变化速率快于 $0.2\text{V}/\mu\text{s}$ ，即使处于建议的电源电压范围内，也会触发 BOR 复位。

(3) 如需了解规定的运行条件，请参阅器件特定数据表。

迁移到 FR4xx 器件为系统带来的重大改进体现在功耗方面。FR4xx 在典型条件下以及器件的整个电压和温度范围内均显著改善了工作功耗和待机功耗。FR4xx 系列中的外设也是如此，例如 ADC，与 F2xx 中的相应外设相比，表现出了显著的功耗改进。如需了解每个外设的功耗以及器件在工作和待机模式下的功耗详情，请参阅器件特定数据表。

7 内核架构注意事项

7.1 电源管理模块 (PMM)

7.1.1 内核 LDO 和 LPM3.5 LDO

F2xx 系列器件使用单个电压轨为芯片供电，即，单个电源轨同时为模拟外设以及芯片上的数字内核供电。FR4xx 系列也使用单个电源，但与 F2xx 不同的是，该系列没有 AVCC 和 AVSS 引脚，只有 DVCC 和 DVSS。DVCC 引脚的外部电源将馈送至内部低压降稳压器 (LDO) (请参阅图 7-1)。

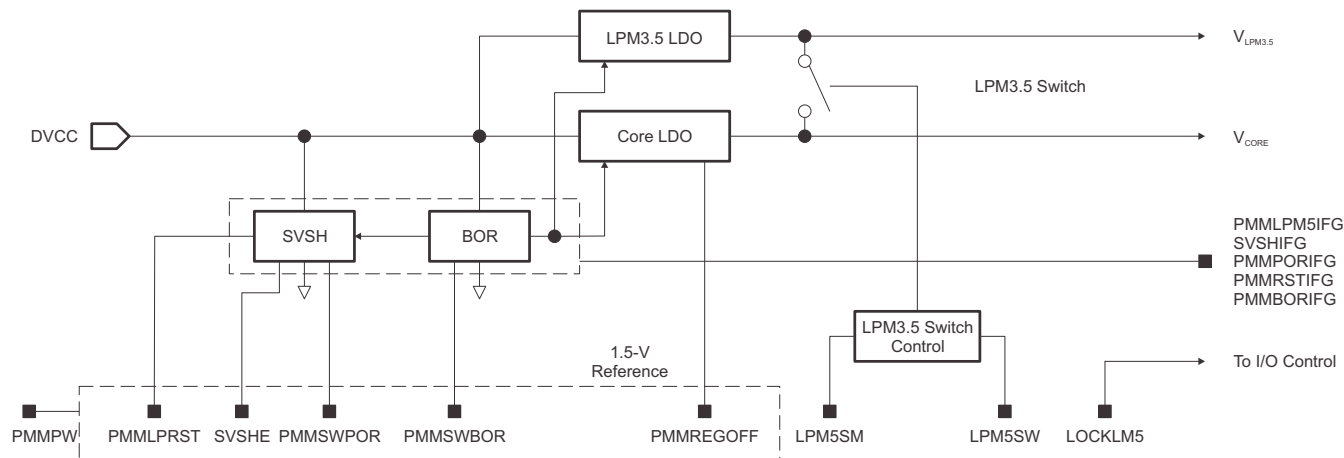


图 7-1. PMM 方框图

PMM 可管理与内核电压及其监控相关的所有功能。它的主要功能是：首先，为内核逻辑生成一个电源电压，其次，提供若干机制来监控为器件提供的电压 (DVCC) 和为内核生成的电压 (VCORE)。

使用 PMM 特别有优势，因为它允许内核在更低的电压下运行，从而大幅节省功耗。此外，它还能确保内核在宽电源电压范围内接收经过调节的稳定电压。

因此，FR4xx 器件能够以 16MHz 的最大器件频率在器件的整个电压范围内运行。相比之下，F2xx 器件在系统频率与电源电压之间存在着特定的关系，必须遵循这种关系才能确保器件正常运行 (请参阅表 6-1)。

FR4xx 中集成了第二个 LDO，即 LPM3.5 LDO。此 LDO 为包含 RTC 和 LCD 模块 (只有 MSP430FR4xx MCU 才有 LCD 模块) 的 LPM3.5 电源域逻辑提供电流。在 LPMx.5 低功耗模式下，内核 LDO 会被关闭。进入 LPM3.5 时会关闭 LPM3.5 开关以节省功耗。退出 LPM3.5 低功耗模式时会开启 LPM3.5 开关，从而使内核 LDO 能够为 LPM3.5 域逻辑供电以支持高频运行 (请参阅图 7-1)。

7.1.2 SVS

电源电压监控 (SVS) 是在发生电源故障时提供稳定电源或发送通知的一个重要功能，因此 FR4xx 提供了一个高侧电源电压监控 (SVSH) 块。SVSH 可监控外部芯片电源 (DVCC)，而 PMM 在内部监控提供给内核的低侧电源。

在 FR4xx 器件中，SVS 阈值直接跟踪器件的最小电源电压 1.8V，无需像在 F2xx 系列 (仅其中的部分器件提供 SVS 功能) 中那样对 SVS 高侧电平进行编程。此外，FR4xx 中的 SVSH 块也得到了高度简化。它在上电时默认开启并保持开启状态。当电源低于 SVS 电平时，则触发 BOR 复位。如果需要，可通过设置 SVSHE=0，在 LPM3、LPM4 和 LPMx.5 模式下将其关闭。

7.1.3 VREF

与 F2xx 不同，FR4xx 在 PMM 模块中包含一个 VREF 生成块和一个高精度带隙，用于低功耗应用。此系列生成两个电压基准以供内部 (1.5V V_{REF}) 和外部使用 (1.2V V_{REF}) (请参阅图 7-2)。

1.5V V_{REF} 连接到 ADC 模块，可用作 ADC 的基准电压。它还在内部连接到 ADC 通道 13。因此，可使用 ADC 采样 1.5V V_{REF} (将 DVCC 设置为 ADC 基准) 来监控 DVCC 电压，而无需任何外部组件的支持。相关详细信息，请参阅器件特定数据表中的“电源管理模块 (PMM)”部分和“片上基准电压”部分。

当选择一个引脚上的 ADC 通道来发挥作用时，可对 $1.2V V_{REF}$ 进行缓冲并将其输出到该引脚。若要确定哪个引脚能够输出 $1.2V$ 基准，请参阅器件特定数据表。 $1.2V V_{REF}$ 具有 $1mA$ 的驱动能力（请参阅图 7-2）。更多详细信息，请参阅《MSP430FR4xx 和 MSP430FR2xx 系列用户指南》中的 PMM 和 ADC 章节。

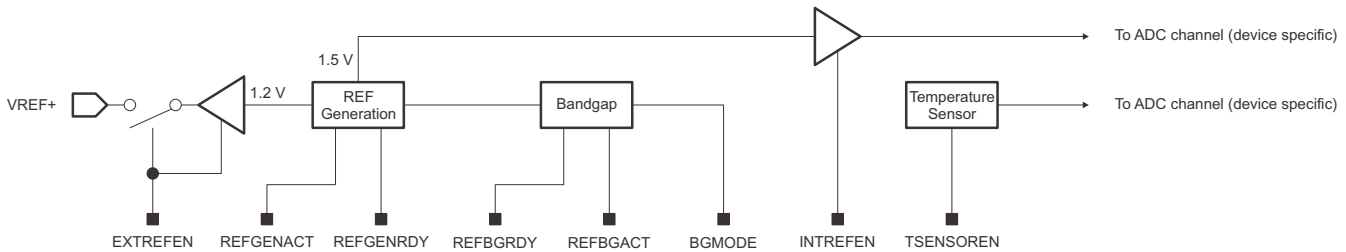


图 7-2. VREF 生成方框图

7.1.4 在低功耗模式下调试

在调试时可以观察到，PMM 模块也是这两个系列之间的主要差异之一。在 FR4xx 系列中，VCORE 稳压器有两种工作模式可实现节能：高性能模式（用于工作模式和 LPM0 模式）和低功耗模式（用于 LPM3 和 LPM4 模式）。FR4xx 器件插入到调试器中时会自动强制 LDO 进入高性能模式，不管应用代码设置的运行模式是工作模式还是 LPM 模式。在应用中，这种情况会影响电流消耗和唤醒时间，因而可能会导致器件在独立模式和调试器模式之间表现不同。使用较低的 LPM（LPM3 和 LPM4）进行调试时，请确保调试器已断开连接以便准确观察器件性能。

对于 LPMx.5，不支持调试器模式，因为内核 LDO 已关闭。更多有关 LPMx.5 低功耗模式的信息，请参阅节 7.3.1。

7.2 时钟系统

7.2.1 DCO 频率

F2xx 基本时钟系统 (BCS) 使用内部数控振荡器 (DCO) 来提供预先校准的频率。与 F2xx 不同，FR4xx 时钟系统 (CS) 使用内部数控振荡器 (DCO) 加锁频环 (FLL) 来提供频率。

FR4xx DCO+FLL 的一个显著不同之处在于，它只能配置为出厂时提供的频率，而不能提供 F2xx DCO 上可用的中间频率阶跃。

如果在使用 FR4xx MCU 时需要中间频率，有一种复杂的方法是使用用户代码中的 DCOFTRIMEN 和 DCOFTRIM 位。如需了解详细信息，请在 [MSP430 E2E™ 论坛](#) 上使用“MSP430FR4xx”和“SLAA649”标签发帖。

FR4xx MCU 提供与 F2xx MCU 相同的时钟源选项和系统时钟。然而，时钟分配系统得到了简化。例如，SMCLK 源自 MCLK。在 MCLK 和 SMCLK 之间有一个 SMCLK 分频器 (DIVS)。但是，MCLK 分频器 DIVM 也会影响 SMCLK。更多详细信息，请参阅《MSP430FR4xx 和 MSP430FR2xx 系列用户指南》中的时钟系统一章。每个 FR4xx 器件的时钟分配系统可能存在差异（相关详细信息，请参阅器件特定数据表中的时钟分配表）。

7.2.2 FLL、REFO 和 DCO 抽头

FR4xx CS 模块的另一个显著区别是它具有锁频环 (FLL) 和内部修整低频基准振荡器 (REFO)，这些并未集成在 F2xx BCS 模块中。

FLL 能够将 DCO 频率稳定到所选 FLL 基准频率 FLLREFCLK/n 的可设定倍数。FLL 基准频率可以是 XT1CLK（外部晶振加内部 XT1 振荡器）或内部 32kHz 基准振荡器 REFOCLK。n 的值由 FLLREFDIV 位确定（n = 1、2、4、8、12 或 16）。默认 n = 1。在 XT1 仅支持低频的器件上，FLLREFDIV 始终读取和写入为 0（n = 1）。

对于需要精确频率的应用，应检查 FLL 以确定其是否已锁定。可通过读取 FLLUNLOCK 位来检测 FLL 锁定状态。当更改时钟频率或更改 FLL 基准时钟时，如果未禁用 FLL，FLL 将再次锁定。

有两种类型的 DCO 修整值。如果选择 DCO 范围作为最大有效值，则会应用 DCO 工厂修整（默认）值。如果 DCO 范围是最大有效值以外的任何值，则需要执行 DCO 软件修整过程。否则，FLLUNLOCK 位可能始终为 1。在 DCO 软件修整过程中会通过软件调整 DCOFTRIMEN 和 DCOFTRIM 以达到合适的 DCO 修整值，FLLUNLOCK 设置为 0，且将 FLL 锁定。有关如何执行 DCO 软件修整的详细说明，请参阅《MSP430FR4xx 和 MSP430FR2xx 系列用户指南》中时钟系统一章的 DCO 部分。

有关如何检查 FLL 锁定状态的详细指南，请参阅《MSP430FR4xx 和 MSP430FR2xx 系列用户指南》中的 FLL 解锁检测部分。www.ti.com 上的具体器件产品文件夹中提供了代码示例，用以展示如何设置时钟频率和检查 FLL 锁定状态。

九个积分器位 (CSCTL0 位 8 至 0) 设置 DCO 频率抽头。九个 DCOx 位将 DCORSEL 位所选的 DCO 范围划分为 512 个频率阶跃，间隔约为 0.1% (F2xx 只有三个 DCOx 位将 RSELx 位所选的 DCO 范围划分为 8 个频率阶跃，间隔约为 10%)。九个 DCOx 位的其中一个好处是 DCOCLK 的抖动性能大幅提高。如需了解详细规格，请参阅器件特定数据表。

调制器混合两个相邻的 DCO 频率以产生分数抽头。当 FLL 操作已启用时，调制器设置和 DCOx 由 FLL 硬件控制。当不需要 FLL 操作时，可使用软件来配置调制器设置和 DCOx 控制。

已设置 DISMOD 时，DCO 调制器被禁用。当 DCO 调制器已禁用时，DCOCLK 将调整为由 DCOx 位所选的 DCO 抽头。

7.2.3 16MHz 的 FRAM 访问、ADC 时钟和按需时钟

虽然 FR4xx 可在 16MHz 频率下提供 MCLK，但 FRAM 控制器会将 FRAM 访问频率限制在 8MHz，当 MCLK 大于 8MHz 时，需要设置等待状态。有关配置等待状态的信息，请参阅节 3.4。RAM 的代码执行和对外设的访问可在 16MHz 下执行。

F2xx 系列中 ADC 模块的内部振荡器在 FR4xx 系列中已更名为 MODOSC (类似于 F5xx 系列)。

FR4xx CS 支持“按需时钟”特性。在 F2xx 系列中，系统时钟的可用性会因为进入低功耗模式而受到影响。例如，在 LPM3 中 SMCLK 被关闭；因此，任何诸如计时器等使用 SMCLK 的外设在 LPM3 中均处于非激活状态。然而，FR4xx 使得 LPM 设置能够通过时钟请求被覆盖。只要有来自外设的有效时钟请求，无论 LPM 设置如何，时钟都保持开启。在不同系列之间移植代码时，如果功耗增加，便很容易看出这一点。用户可禁用任何请求时钟源并阻止器件进入所需 LPM 的模块。作为一个选项，可使用时钟系统控制 8 (CSCTL8) 寄存器位 MODOSCREQEN、SMCLKREQEN、MCLKREQEN 和 ACLKREQEN 来禁用此特性。

表 7-1 列出了时钟系统之间的重要差异。

表 7-1. FR4xx 和 F2xx 时钟系统比较

参数	FR4xx	F2xx
最大系统频率 f_{SYSTEM}	16MHz 或 24MHz	16MHz
XT1 振荡器	支持 LF 或 LF 和 HF 模式 ⁽¹⁾	支持 LF 和 HF 模式
XT2 振荡器	不可用	支持高达 16MHz 的频率
DCO 范围	仅限工厂提供的频率	0.06MHz 至 26MHz
FLL	可用	不可用
REFO	可用，低功耗模式	不可用
LFMODCLK (MODOSC/128)	不可用	不可用
VLO 控制	在具有 VLOAUTOOFF 时可用	在 LPM4 中具有 OSCOFF 时可用
生产校准频率	无	1MHz、8MHz、12MHz 和 16MHz
MCLK 的时钟源	DCOCLKDIV、XT1CLK、REFOCLK、VLOCLK	DCOCLK、VLOCLK、LFXT1CLK 或 XT2CLK ⁽²⁾
SMCLK 的时钟源	MCLK	DCOCLK、(LFXT1CLK 和 VLOCLK) 或 XT2CLK ⁽²⁾
ACLK 的时钟源	XT1CLK、REFOCLK、VLO ⁽³⁾	LFXT1CLK、VLOCLK ⁽²⁾
外部晶振失效防护操作	XT1, LF: 默认为 REFOCLK, XT1, HF: 默认为 DCOCLKDIV	对于任何晶振故障: 设置 OFIFG, 由晶振提供的 MCLK 默认为 DCO。 其他时钟源没有失效防护选项。
失效防护操作中的 OFIE 复位	不自动复位	自动复位
寄存器	CSCTL0 到 CSCTL8	DCOCTL, BCCTL1 到 BCCTL3
DCO 位	9	3
XT1 振荡器的内部负载电容器	不可用	可用

(1) 一些 FR4xx MCU 支持 XT1 HF 模式。相关详细信息，请参阅器件特定数据表。

(2) 如需了解时钟源，请参阅器件特定数据表。

- (3) 与 F2xx 器件不同，在大多数 FR4xx 器件中，不能选择 VLOCLK 作为 ACLK 的时钟源。在 FR4xx 系列中，包括 FR235x、FR215x、FR267x 和 FR247x 在内的增强型时钟系统器件支持 VLO 作为 ACLK 源。F2xx 和 FR4xx 器件之间的 VLO 校准方法不同（相关详细信息，请参阅《[MSP430FR4xx 和 MSP430FR2xx 系列的 VLO 校准](#)》）。

更多有关 FR4xx 器件中时钟系统的信息，请参阅《[MSP430FR4xx 和 MSP430FR2xx 系列用户指南](#)》。

7.3 工作模式、唤醒时间和复位

表 7-2 比较了可用的工作模式以及从 LPM 唤醒的时间。

表 7-2. 工作模式和唤醒时间比较

参数或特性	FR4xx ⁽¹⁾	F2xx ⁽¹⁾
LPM0、LPM1、LPM2、LPM3、LPM4	可用，但 LPM1 和 LPM2 除外	可用
LPM3.5、LPM4.5	可用	不可用
从 LPM0 唤醒的时间	$0.2 + 2.5 / f_{\text{DCO}} \approx 2.7\mu\text{s}$ ($f_{\text{DCO}} = 1\text{MHz}$) (最大值)	$2\mu\text{s}$
从 LPM1 或 LPM2 唤醒的时间	不适用	$2\mu\text{s}$
从 LPM3 或 LPM4 唤醒的时间	$10\mu\text{s}$	$2\mu\text{s}$
从 LPM3.5 唤醒的时间	$350\mu\text{s}$	不适用
从 LPM4.5 唤醒的时间	$350\mu\text{s}$ (SVSHE = 1) 1ms (SVSHE = 0)	不适用
从 BOR 事件唤醒的时间	1ms	2ms (最大值)

(1) 此表中的值为近似值。若要确定特定器件的值，请参阅数据表。

进入和退出低功耗模式 LPM0 到 LPM4 的代码流程在 FR4xx 系列中与 F2xx 系列中保持不变。与 FR4xx 器件相比，F2xx 上的低功耗模式在功能上存在差异。《MSP430FR4xx 和 MSP430FR2xx 系列用户指南》中的 SYS 一章介绍了这些差异。

7.3.1 LPMx.5

FR4xx 系列中新引入的两种低功耗模式是 LPM3.5 和 LPM4.5。在这两种模式下，VCORE LDO 均被关闭，因此会关闭数字内核、RAM 和外设的电源。若要从 LPM3.5 唤醒，需要 RTC 中断、LCD 中断、振荡器故障或端口中断。所有其他系统中断都不可用。FR4xx 器件上的 RTC 模块和 LCD 模块由 LPM3.5 LDO 轨供电，因此即使在内核 LDO 已关闭时也能保持正常工作。在 LPM4.5 中，只能使用端口中断来唤醒器件。

了解 LPMx.5 模式与典型 LPM (LPM0 到 LPM4) 的本质区别很重要，因为从这些模式唤醒会形成器件复位。由于不会保留 RAM (LPM3.5 中的备用存储器和 LCD 存储器除外)，应用状态 (如果存储在位于 RAM 内的变量中) 和寄存器初始化都将丢失。

在进入低功耗模式和 RAM 保留方面，LPM3.5 与 LPM4.5 不相同。

- 进入 LPM3.5 和 LPM4.5 的寄存器设置相同。如果 RTC 或 LCD 处于活动状态，则 FR4xx 进入 LPM3.5。如果 RTC 和 LCD 均被关闭，则 FR4xx 进入 LPM4.5。测量电源电流来确定 FR4xx 功率模式。
- 在 LPM3.5 中，备用存储器 (32 字节) 和 LCD 存储器 (40 字节) 均被保留。如果应用从 LPM3.5 唤醒后必须保留一些数据，则可使用这 72 个字节。此外，还可使用 FRAM 来存储数据，因为 FRAM 是非易失性的 (请参阅节 3.1 中的 FRAM 特殊功能)。

这些 LPMx.5 模式适用于长时间处于深度睡眠状态且唤醒时间并不重要的应用。为了确定具体应用适合哪种功率模式，需要考虑唤醒频率，因为唤醒期间花费的时间会产生相关的能量损失。

- 例如，每 1ms 从 LPM3 唤醒以采样信号的 F2xx 应用可更高效地移植到 FR4xx 中的 LPM3 而非 LPM3.5。这是因为 LPM3.5 需要约 $350\mu\text{s}$ 来唤醒，而应用在唤醒期间将使用其占空比的 35%，这会显著影响从 LPM3 移动到 LPM3.5 所实现的功率增益。
- 假设另一个应用每分钟唤醒一次以更新时间戳。在这种情况下，为了最大限度地实现节能，LPM3.5 可能更适用，因为 LPM3.5 导通期间的平均功耗是 LPM3 的 50%。所以，在迁移时对于 LPM 的选择取决于应用和所需的开/关占空比。

7.3.2 复位

7.3.2.1 POR 和 BOR 行为

复位行为是这些系列之间的一个重要差异。所有 MSP430 系列包含多个复位级别 (例如 PUC、POR 和 BOR)。在 F2xx 系列中，程序计数器 (PC) 会重新初始化为执行 PUC 的复位矢量位置。在下电上电 (POR) 的情况下，经

过 t_{DBOR} 后，便会重新初始化 PC 3。FR4xx 系列执行 PUC 的行为与 F2xx 系列重新初始化 PC 和特定外设寄存器的行为相同。

然而，更高级别的复位（如 POR 或 BOR）执行受保护 ROM 中存在的启动代码。此启动代码可设置器件，并加载对建立器件功能至关重要的校准设置。因此，FR4xx 系列中从 POR 或 BOR 开始的时间与 F2xx 系列中的时间不同。相关详细信息，请参阅器件特定数据表。

7.3.2.2 生成复位

FR4xx 和 F2xx 系列在事件生成 BOR、POR 和 PUC 方面也存在一些差异。相关详细信息，请参阅《MSP430FR4xx 和 MSP430FR2xx 系列用户指南》中的 SYS 一章。

FR4xx 可在软件中启动所有级别的复位（在 F2xx 系列中，只有 PUC 可通过软件启动），方法是在 PMMCTL0 控制寄存器中设置 PMMSWBOR 或 PMMSWPOR 位。

7.3.2.3 确定复位原因

在 F2xx 器件中，PUC 有多个触发来源，例如 WDT 计时器到期、WDT 密钥违规或闪存密钥违规。为了确定复位的原因，有必要调查多个寄存器，因为每个复位源由不同的中断标志和寄存器进行跟踪。

在 FR4xx 器件中，所有复位源都合并到一个系统复位矢量 (SYSRSTIV) 寄存器中，无需再通过读取多个寄存器来确定复位原因。SYSRSTIV 寄存器在调试时非常有用，因为它会列出所有级别复位（PUC、POR 和 BOR）的全部来源。有关不同复位源的 SYSRSTIV 值列表，请参阅器件特定数据表。

7.4 中断矢量

对于由多个标志产生的任何中断服务例程，FR4xx 器件会使用中断矢量 (IV) 结构。

例如，在 F2xx 系列中，USCI TX 中断产生 RX 和 TX 中断标志，而 USCI RX 中断则产生所有状态标志。在 FR4xx 系列中，所有这些中断标志都是用单个中断矢量 UCBxIV 捕获的。这使得中断服务更加高效，并确保所有中断具有相同的预定义延迟。

7.5 FRAM 和 FRAM 控制器

7.5.1 闪存和 FRAM 概况比较

F2xx 系列闪存控制器在 FR4xx 系列中由 FRAM 控制器所取代。

使用 FRAM 与使用闪存之间最显著的区别在于 (1) 时序和 (2) 功率要求 (请参阅表 7-3)。

表 7-3. MSP430 MCU 上闪存和 FRAM 的比较

参数	FRAM (FR4133) ⁽¹⁾	闪存 (F2274) ⁽¹⁾
字节或字的编程时间 (最大值)	120ns	116μs (近似值)
段的擦除时间 (最大值)	不适用 (无需预擦除)	18ms
编程期间的电源电流 (最大值)	写入期间无需额外的电流 (包含在有功功率规格中)	5mA
擦除期间的电源电流 (最大值)	不适用 (无需预擦除)	7mA
非易失性存储器最大读取频率	8MHz	16MHz

(1) 此表中的值为近似值；若要查找特定器件的值，请参阅数据表。

每次从 FRAM 位置读取也是一次写入，因此不会因写入或擦除而造成电流损失。所以，写入 FRAM 块时的功耗与读取时相同。这与闪存不同，闪存会由于器件内部电荷泵的运行而消耗过多的功率。同样，FRAM 不需要在写入前进行擦除，也不像闪存那样进行分段。因此，写入 FRAM 时不会增加擦除电流 (或擦除时间)。

就写入时间而言，FRAM 以四字块进行写入，而写入时间内置到每个读取周期中。因此，对一个 FRAM 字节、字或 4 字块而言，读取时间与写入时间之间并无差异。对于读取频率，FRAM 访问 (读取和写入) 速度最大为 8MHz。不过，闪存的读取可按照器件所允许的最大速度 (f_{SYSTEM}) 进行，该最大速度在 F2xx 器件中为 16MHz。

基于 FRAM 的系统中的指令执行速度受到架构的影响。从非易失性存储器执行时，FR4xx 使用基于缓存的架构，该架构采用寄存器访问和 FRAM 访问的组合。因此，系统吞吐量可高于 8MHz 的最大允许读取频率。

7.5.2 缓存架构

FRAM 控制器使用具有 64 位行大小的 2 路关联缓存，该缓存可存储预取的指令。FRAM 控制器的功能是根据当前 PC 位置预取四个指令字，这些指令的实际执行在缓存内进行。当到达缓存缓冲区的末尾时，FRAM 控制器会将四个当前字保留在同一缓存行中并提取接下来的四个字。如果在 2 路关联缓存行的末尾遇到代码中断，则刷新缓存并从 FRAM 检索接下来的四个指令字。但是，如果应用代码在到达缓存中的最后一条指令时循环回到缓存中已经存在的位置，则直接从缓存中执行相关指令，而非再次从 FRAM 中提取代码。

只有 FRAM 访问受到 8MHz 访问限制。从缓存执行时，可使用高达 16MHz 的系统时钟。因此，缓存在以下方面很有用：(1) 克服 8MHz 限制并增加平均系统吞吐量以及 (2) 通过确保执行其中大多数指令来降低总有功功率。请注意，这是一个指令专用缓存；所有数据都直接从 FRAM 中提取，不进行缓存。

FR4xx 系列中使用缓存执行指令的方式与 F2xx 系列不同，F2xx 系列中的每条指令都是直接从闪存执行，没有预取和缓存。这种直接执行方法在 MCLK 和指令执行之间提供了一对一的关系。例如，当 MCLK = 16MHz 时，在 16 个时钟内可执行八个双周期指令。对于 FR4xx 系列，这种关系取决于具体应用。MCLK ≤ 8MHz 时，一对一的关系是成立的。当 MCLK > 8MHz 时，插入的等待状态的数量 (与 FRAM 访问次数成正比) 将决定 MCLK 与指令执行比率。

另外一个应用示例是，当 MCLK = 16MHz 时，JMP \$ 指令 (单周期) 在两个器件中以相同的速率执行。这是因为 FR4xx 会提取一次该指令并存储在缓存中，然后就能够在缓存中以最大 MCLK 速度执行该指令。但是，具有超过八个指令字的循环在每次需要刷新缓存时必须访问 FRAM。这些 FRAM 访问行为发生在 MCLK / 2 = 8MHz 时，因此与 F2xx 器件相比可降低系统的整体吞吐量。

8 外设注意事项

FR4xx 系列中的一些外设具有全新特性或以不同方式实现了现有特性。本部分将重点介绍外设之间的差异。

8.1 看门狗计时器

这两个系列之间的主要区别在于失效防护的作用方式。

在 F2xx 系列中，WDT 通常由 ACLK 计时，而 ACLK 由晶振或 VLO 提供。如果 ACLK 或 SMCLK 发生故障，WDT 默认为 MCLK。如果 MCLK 也由晶振提供并且晶振发生故障，则会自动激活 DCO。

在 FR4xx 系列中，如果 SMCLK 或 ACLK 作为 WDT_A 时钟源发生故障，则 WDT_A 失效防护将默认为 VLOCLK。

8.2 端口

8.2.1 数字输入/输出

FR4xx 通用 I/O (GPIO) 引脚的主要区别包括：

- P1 和 P2 端口支持 FR4xx 器件中的中断输入，与在 F2xx 器件中相同。此外，P1 和 P2 中断可用于将 FR4xx 器件从 LPMx.5 低功耗模式唤醒。在 MSP430FR231x 器件中，P2.2、P2.3、P2.4 和 P2.5 不支持中断。在 MSP430FR211x 器件中，P1.4、P1.5、P1.6 和 P1.7 不支持中断。在 MSPFR235x 器件中，P1、P2、P3 和 P4 全都支持中断。在 MSP430FR267x 和 FR247x 器件中，包括 P1、P2、P3、P4、P5 和 P6 在内的所有 GPIO 都支持中断。
- 进行外设功能选择时，MSP430FR413x 和 MSP430FR203x 器件会使用一个寄存器进行端口 x 功能选择：PxSEL0。其他 FR2xx 器件使用两个寄存器进行端口 x 功能选择：PxSEL0 和 PxSEL1。F2xx 也使用两个寄存器进行端口 x 功能选择：PxSEL 和 PxSEL2。相关详细信息，请参阅器件特定数据表。
- 在 F2xx 中，高阻抗漏电流为 $\pm 50\text{nA}$ 。在 FR4xx 中，此规格为 $\pm 20\text{nA}$ 。
- BOR 复位后的数字 I/O 配置

为防止器件启动期间出现交叉电流，所有端口引脚均借助施密特触发器呈现高阻态，并且禁用了模块功能。若要在 BOR 复位后启用 I/O 功能，首先配置端口，然后清除 LOCKLPM5 位。相关详细信息，请参阅《MSP430FR4xx 和 MSP430FR2xx 系列用户指南》数字 I/O 一章中有关复位后配置的部分。

- LPMx.5 低功耗模式配置

无论 I/O 寄存器的默认设置如何，在 LPMx.5 期间，都将根据进入 LPMx.5 之前的设置保持和锁定 I/O 引脚状态。只有引脚状态会保留下来。所有端口配置寄存器设置（如 PxDIR、PxREN、PxOUT、PxIES 和 PxIE 内容）都将丢失，在退出 LPMx.5 后必须重新配置。从 LPMx.5 唤醒后，可清除 LOCKLPM5 位以释放 I/O 引脚状态和 I/O 中断配置。相关详细信息，请参阅《MSP430FR4xx 和 MSP430FR2xx 系列用户指南》数字 I/O 一章中有关 LPMx.5 低功耗模式配置的部分。

- 未使用端口引脚的配置

为了避免输入悬空并降低功耗，未使用的 I/O 引脚应按 I/O 功能、输出方向和在 PCB 上保持未连接状态进行配置。或者，也可设置未使用引脚的 PxREN 位来启用集成的上拉或下拉电阻，从而避免输入悬空。

- 未键合引脚的配置

对于 MSP430FR413x 和 MSP430FR203x MCU，在引脚数少于 64 引脚 PM 封装的封装中，某些引脚未向外键合。应将这些未键合引脚配置为未使用端口引脚。请参阅表 8-1，了解不同 MSP430FR413x 和 MSP430FR203x 封装的未键合引脚。

表 8-1. MSP430FR413x 和 MSP430FR203x 封装中未向外键合的引脚

FR413x 和 FR203x 封装 G56 的未键合引脚 ⁽¹⁾	FR413x 和 FR203x 封装 G48 的未键合引脚 ⁽¹⁾
P5.6/L38	P5.6/L38
P5.7/L39	P5.7/L39
P6.6/L22	P6.6/L22
P6.7/L23	P6.7/L23
P7.6/L6	P7.6/L6
P7.7/L7	P7.7/L7
P8.0/SMCLK/A8	P8.0/SMCLK/A8
P8.1/ACLK/A9	P8.1/ACLK/A9
	P8.2/TA1CLK
	P8.3/TA1.2
	P5.4/L36
	P5.5/L37
	P6.4/L20
	P6.5/L21
	P7.4/L4
	P7.5/L5

(1) 如需了解详细信息，请参阅器件特定数据表。

8.2.2 电容式触控 I/O

G2xx 和 FR4xx 之间电容式触控实现方案的主要区别在于端口引脚的选择以及电容式触控 I/O 到计时器的内部接线。

在具有引脚振荡器特性的 F2xx 和 G2xx 器件中，引脚振荡器的选择是通过 PxSEL 和 PxSEL2 寄存器实现的。FR4xx 器件中有一个寄存器 CAPTIO0CTL，可用于选择一个端口及该端口中的特定引脚（用作电容式触控 I/O）。

例如，Capacitive Touch IO x Control (CAPTIO0CTL) 寄存器中的 CAPTIPOSELx 字段可以选择端口 1。同一寄存器中的 CAPTIPISELx 字段可以选择引脚 5。因此，引脚 1.5 被指定为电容式触控 I/O。

对于 CAPTIO0CTL 寄存器，选定的电容式触控 I/O 以硬接线方式连接（内部连接）到特定于器件的计时器。

NOTE

在 FR4xx 系列中，某些 MCU 不具有在 GPIO 引脚上共享的电容式触控特性。相关详细信息，请参阅器件特定数据表。

8.3 模数转换器

8.3.1 比较 ADC10 与 ADC

与 F2xx 中的 ADC10 相比，FR4xx 中的 ADC 模块经过重新设计可降低功耗，而且还包含一些新特性。一些显著的差异包括：

- FR4xx 器件中的 ADC 模块支持 10 位 ADC 和 12 位 ADC 配置。
- ADC10 内部基准不再是 FR4xx 中的 ADC 模块的一部分。VREF 生成块位于 PMM 模块中（请参阅 [节 7.1.3](#)）。
- 如果将基准缓冲器用于 ADC 基准电压，并且转换速率低于 50kbps，则设置 ADCSR = 1 可将缓冲器的电流消耗降低约 50%。
- F2xx 系列使用数据传输控制器 (DTC) 来自动存储转换结果。在 FR4xx 系列中，不支持 DTC。
- 在 FR4xx 中，外部最多可使用 10 个输入通道，内部最多可使用 2 个通道。1.2V V_{REF} 可输出到器件特定的外部通道。片上温度传感器可在内部连接至通道 A12。1.5V V_{REF} 可在内部连接至通道 A13。如需了解详细连接方式，请参阅器件特定数据表中的 **10 位模数转换器 (ADC)** 部分。
- 在 FR4xx 中，新添加的窗口比较器块允许 ADC 模块在没有 CPU 交互的情况下监测模拟信号。当达到特定阈值时，窗口比较器会产生中断。
- 中断矢量寄存器 ADCIV 有六个中断标志源，其中三个来自窗口比较器功能。
- FR4xx 中增加了用于 ADC 时钟分频器和控制采样率的选项。
- ADC10OSC 在 FR4xx 系列中更名为 MODOSC。
- 在 MSP430FR413x 和 MSP430FR203x 器件中，在 SYSCFG2 寄存器中设置 ADC 引脚选择。对于其他 FR2xx 器件，在 PxSEL0 和 PxSEL1 寄存器中设置 ADC 引脚选择。
- 由于 FR4xx 器件中只有一对电源引脚（DVCC 和 DVSS），为了获得较好的 ADC 性能，电路板设计应避免系统产生噪声：
 - 将去耦电容器尽可能靠近 DVCC 放置。
 - 正确选择基准电压。
 - 请勿将高频切换数字信号布置在靠近电源线或 ADC 输入信号的地方。
 - 请勿在 ADC 工作时切换 I/O 引脚。
 - 更多有关 ADC 的设计指南，请访问 www.ti.com。

部分寄存器名称已更改，包含了增加的功能。更多有关固件移植的信息，请参阅《[MSP430FR4xx 和 MSP430FR2xx 系列用户指南](#)》。

8.4 通信模块

8.4.1 比较 USI 与 eUSCI

某些 F2xx 器件上可用的 USI 模块在架构上与 eUSCI 模块不同。USI 模块主要构建在移位寄存器上，该寄存器与计数器结合使用以移出数据位。SPI 或 I²C 通信的任何特定于协议的方面均在软件中实现。因此，可以说 USI 模块的实现是等量固件和硬件的组合。

相比之下，eUSCI 模块几乎完全基于硬件。只需要使用应用固件来根据所使用的协议对模块进行配置，然后对中断进行访问以接收或发送数据。因此，对于将固件从 USI 迁移到 eUSCI，不能重用代码。相反，建议查看器件产品文件夹中在线提供的代码示例，这些示例展示了 eUSCI 模块的简单设置以及对中断的处理。此外，MSP430 驱动程序库 API 作为 MSP430Ware™ 软件的一部分提供，有助于轻松配置和使用模块。

eUSCI 模块在硬件中处理所有特定于通信的实现细节，从而使应用能够更好地进行功耗优化，并更有效地为数据传输和接收提供服务。USI 模块支持 SPI 和 I²C 协议。eUSCI 模块支持 SPI、I²C 和 UART 协议。

8.4.2 比较 USCI 与 eUSCI

FR4xx 系列中 eUSCI 的架构和内部状态机与 F2xx 系列中的 USCI 模块非常相似。但是，eUSCI 中添加了许多新特性，并对现有特性进行了更改。虽然大部分代码仍然兼容，但 TI 建议查看寄存器名称。表 8-2 显示了这些系列之间大部分的显著差异。更多详细信息，请参阅《从 USCI 模块迁移到 eUSCI 模块》[8]。

表 8-2. USCI 和 eUSCI 模块比较

参数或特性	USCI (F2xx)	eUSCI (FR4xx)
UART		
增强型波特率生成	否	是
TXEPT 中断 (类似于 USART)	否	是
起始边沿中断	否	是
可选干扰滤波器	否	是
中断矢量发生器	否	是
SPI		
增强型波特率生成	否	是
最大波特率	4MHz 至 6MHz	5MHz ⁽¹⁾
中断矢量发生器	否	是
I²C		
预加载发送缓冲器	否	是
时钟低电平超时	否	是
字节计数器	否	是
多个从器件寻址	否	是
地址位掩码	否	是
硬件清除中断标志	是	否
中断矢量发生器	否	是

(1) 使用另一个处于从模式的 MSP430FR4133 器件根据 SPI 时序进行计算得出。有关计算最大波特率的公式，请参阅器件特定数据表。

eUSCI_A 模块可支持 SPI (3 引脚或 4 引脚)、UART、增强型 UART 和 IrDA。eUSCI_B 模块可支持 SPI (3 引脚或 4 引脚) 和 I²C。

在大多数 FR4xx 器件 (MSP430FR231x、MSP430FR211x、MSP430FR231x、MSP430FR235x、MSP430FR215x、MSP430FR267x 和 MSP430FR247x 除外) 中，eUSCI 模块的另一个显著差异是时钟源没有可用的 ACLK。如果 eUSCI 时钟源不支持 ACLK，则 eUSCI 无法在 LPM3 模式下工作。相关详细信息，请参阅器件特定数据表中的时钟分配表。为了让 UART 或 I²C 在 LPM3 模式下工作，一种变通方式是将 ACLK 输出连接

到外部的 UCA0CLK 或 UCB0CLK 引脚。此变通方式需要使用两个 GPIO 引脚，仅适用于包含 ACLK 信号输出的封装。在 MSP430FR231x 器件中已更改了时钟分配，以使 ACLK 能够用于 eUSCI 模块。

FR4xx 器件具有 eUSCI_A 和 eUSCI_B 模块。请参阅器件特定数据表以了解每个模块的实例数量。表 8-3 总结了通信接口的引脚配置。

在 MSP430FR231x 器件中，引脚重映射功能可用于 eUSCI_B0。SYSCFG2 寄存器中的 USCIBRMP 位控制着 eUSCI_B0 引脚从 P1.0 – P1.3 到 P2.2 – P2.5 的重映射。一次只能选择一个端口并使其有效。

在 MSP430FR211x 器件中，引脚重映射功能可用于 eUSCI_A 和 Timer_B。SYSCFG3 寄存器中的 USCIARMP 位控制着 eUSCI_A 引脚从 P1.4 – P1.7 到 P1.0 – P1.3 的重映射。SYSCFG3 寄存器中的 TBRMP 位控制着 Timer_B 输出引脚从 P1.6 – P1.7 到 P2.0 – P2.1 的重映射。一次只能选择一个端口并使其有效。

表 8-3. FR4xx eUSCI 引脚配置

	FR413x 或 FR203x 的引 脚	FR2433、 FR263x 或 FR253x 的引 脚	FR231x 的引 脚	FR21xx 或 FR2000 的引 脚	FR235x 或 FR215x 的引 脚	FR267x 或 FR247x 的引 脚	UART	SPI
eUSCI_A0	P1.0	P1.4	P1.7	P1.7、P1.3	P1.7	P1.4 ⁽¹⁾ 、 P5.2 ⁽²⁾	TXD	SIMO
	P1.1	P1.5	P1.6	P1.6、P1.2	P1.6	P1.5 ⁽¹⁾ 、 P5.1 ⁽²⁾	RXD	SOMI
	P1.2	P1.6	P1.5	P1.5、P1.1	P1.5	P1.6 ⁽¹⁾ 、 P5.0 ⁽²⁾	-	SCLK
	P1.3	P1.7	P1.4	P1.4、P1.0	P1.4	P1.7 ⁽¹⁾ 、 P4.7 ⁽²⁾	-	STE
eUSCI_A1	FR413x 或 FR203x 的引 脚	FR2433、 FR263x 或 FR253x 的引 脚	FR231x 的引 脚	FR21xx 或 FR2000 的引 脚	FR235x 或 FR215x 的引 脚	FR267x 或 FR247x 的引 脚	UART	SPI
	不适用	P2.6	不适用	不适用	P4.3	P2.6	TXD	SIMO
		P2.5			P4.2	P2.5	RXD	SOMI
		P2.4			P4.1	P2.4	-	SCLK
		P3.1			P4.0	P3.1	-	STE
eUSCI_B0	FR413x 或 FR203x 的引 脚	FR2433、 FR263x 或 FR253x 的引 脚	FR231x 的引 脚	FR21xx 或 FR2000 的引 脚	FR235x 或 FR215x 的引 脚	FR267x 或 FR247x 的引 脚	I ² C	SPI
	P5.0	P1.0	P1.0、P2.2	不适用	P1.0	P1.0 ⁽¹⁾ 、 P5.6 ⁽²⁾	-	STE
	P5.1	P1.1	P1.1、P2.3		P1.1	P1.1 ⁽¹⁾ 、 P5.5 ⁽²⁾	-	SCLK
	P5.2	P1.2	P1.2、P2.4		P1.2	P1.2 ⁽¹⁾ 、 P4.6 ⁽²⁾	SDA	SIMO
	P5.3	P1.3	P1.3、P2.5		P1.3	P1.3 ⁽¹⁾ 、 P4.5 ⁽²⁾	SCL	SOMI

表 8-3. FR4xx eUSCI 引脚配置 (continued)

	FR413x 或 FR203x 的引 脚	FR2433、 FR263x 或 FR253x 的引 脚	FR231x 的引 脚	FR21xx 或 FR2000 的引 脚	FR235x 或 FR215x 的引 脚	FR267x 或 FR247x 的引 脚	I ² C	SPI
eUSCI_B1	不适用	不适用	不适用	不适用	P4.4	P2.7 ⁽¹⁾ 、 P5.4 ⁽²⁾	-	STE
					P4.5	P3.5 ⁽¹⁾ 、 P5.3 ⁽²⁾	-	SCLK
					P4.6	P3.2 ⁽¹⁾ 、 P4.4 ⁽²⁾	SDA	SIMO
					P4.7	P3.6 ⁽¹⁾ 、 P4.3 ⁽²⁾	SCL	SOMI

(1) 这是由 SYSCFG2 或 SYSCFG3 寄存器的 USCIBRMP 或 USCIARMP 位控制的默认的可映射功能。任何时候都只有一个选定端口有效。

(2) 这是由 SYSCFG2 或 SYSCFG3 寄存器的 USCIBRMP 或 USCIARMP 位控制的可映射功能。任何时候都只有一个选定端口有效。

8.5 计时器和红外调制逻辑

除了以下段落中描述的时钟源差异外，F2xx 和 FR4xx 系列的计时器模块几乎没有区别。与大多数采用 Timer_A 的 FR4xx 器件不同，MSP430FR231x、MSP430FR21xx、MSP430FR2000、MSP430FR235x、MSP430FR215x、MSP430FR267x 和 MSP430FR247x 器件采用 Timer_B。对于这些器件中的 Timer_B，添加了控制位 TBxTRGSEL 来选择 TBxOUTH 触发源。TI 建议在修改计时器的运行方式之前停止计时器。如果计时器时钟源与 MCLK 异步，则需要经过至少 1.5 个计时器时钟的延迟后才能重新启动计时器。

除了在 FR235x、FR215x、FR267x 和 FR247x 的增强型时钟系统中外，在 FR4xx 器件中，VLO 不是 ACLK 的时钟源，并且 VLO 不能作为 FR4xx 器件计时器模块的时钟源和捕捉输入端。这是 Timer_A 时钟源和捕捉输入端在 FR4xx 和 F2xx 之间的显著差异。因此，如《使用 VLO 库》中所述，无法对 VLO 进行校准以及将其用于输出准确的脉冲。FR4xx 器件将 RTC 输出端连接到计时器捕捉输入端，因此有一种权变措施可在 FR4xx 器件中实现相同的功能：

1. 将 VLO 设置为 RTC 时钟源。RTC 根据 VLO 频率输出一个脉冲。
2. 将 RTC 输出端配置为计时器捕捉输入端。
3. 将计时器时钟设置为 ACLK 或 SMCLK 以提供良好的精度。
4. 使用准确的 ACLK 或 SMCLK 测量 VLO 频率。
5. 调整 RTCMOD 寄存器，以便为 MCU 触发精确周期中断，从而在 GPIO 上生成精确脉冲。请参阅《MSP430FR4xx 和 MSP430FR2xx 系列的 VLO 校准》中的详细信息。

FR4xx 系列的 SYS 模块中添加了新的红外调制逻辑。该逻辑将两个计时器的输出端组合在一起，从而轻松生成精确调制的红外波形。ASK 和 FSK 调制均可实现。该逻辑的另外两个输入端是 UCA0TXD/UCA0SIMO 以及 SYSCFG1 寄存器中的 IRDATA 位。因此，可使用 eUSCI_A 通过硬件或使用 IRDATA 通过软件生成调制数据。

更多信息，请参阅《MSP430FR4xx 和 MSP430FR2xx 系列用户指南》中的“红外调制功能”部分以及《使用 MSP430FR4xx 实现红外遥控》应用手册。

8.6 备用存储器

除 MSP430FR203x 外，FR4xx 系列器件中提供了备用存储器模块。备用存储器最多可提供 256 字节，这些字节在 LPM3.5 期间得以保留。备用存储器的大小因器件而异（相关详细信息，请参阅器件特定数据表）。应用使用 LPM3.5 低功耗模式时，备用存储器可用于数据存储。在 MSP430FR4xx 器件中，LCD 存储器在 LPM3.5 期间也得以保留，如果应用需要保留更多的存储器，可将其视为额外的备用存储器。相关详细信息，请参阅节 7.3.1。

8.7 硬件乘法器 (MPY32)

MSP430FR235x、MSP430FR215x、MSP430FR267x 和 MSP430FR247x MCU 中提供了硬件乘法器模块 (MPY32)。MPY32 模块支持在构建代码时由 C 编译器充分利用的 8 位、16 位、24 位和 32 位运算。该模块还支持小数模式和饱和模式；但是，必须通过直接操作硬件乘法器的存储器映射控制寄存器或通过使用合适的软件库来访问这些特性。

MSPMATHLIB 是一个加速浮点数学库。该库为最常用的数学函数提供更快的计算速度。若要了解更多信息，请参阅《**MSPMATHLIB：优化的 MSP430 浮点标量数学函数库**》。

8.8 RTC 计数器

FR4xx 系列器件具有实时时钟 (RTC) 计数器模块。RTC 计数器是一个 16 位计数器，能够以工作模式 (AM)、LPM0、LPM3 和 LPM3.5 低功耗模式运行。RTC 计数器接受由控制寄存器设置选择的多个时钟源，以生成从小于 1 μ s 到许多个小时的计时。RTC 计数器模块的一个使用示例是用于软件日历。结合 LFXT 时钟和 LPM3.5，可实现超低功耗 RTC 应用。与其他 FR4xx 器件相比，FR413x 和 FR203x 器件的 RTC 寄存器基址不同。相关详细信息，请参阅器件特定数据表。

MSP430FR231x、MSP430FR21xx、MSP430FR2000、MSP430FR235x、MSP430FR215x、MSP430FR267x 和 MSP430FR247x 器件支持 SYSCFG2 寄存器中的控制位 RTCCKSEL。此位在其他 FR4xx 器件中不可用。RTCCKSEL 位可选择 ACLK 或 SMCLK 作为 RTC 的时钟源。

8.9 中断比较控制器 (ICC)

在 FR4xx 系列中，FR235x 器件包括 ICC 模块，ICC 支持基于硬件的嵌套中断机制。ICC 可让基于软件配置的优先级和矢量表优先级为所有可屏蔽中断提供服务。

ICC 模块的特性包括：

- 每个可屏蔽中断源具有四级可配置优先级
- 实时硬件嵌套中断功能
 - 低优先级中断请求不可抢占高优先级中断。
 - 高优先级中断可抢占低优先级中断。
- 减少开发抢先式调度程序或 RTO 的设计工作量
- 可在 SYS 模块的控制寄存器中启用和禁用

8.10 LCD

FR4xx 系列支持 LCD_E 模块，FR6xx 系列支持 LCD_C 模块。有关 MSP430 器件 LCD 模块的详细设计差异，请参阅《**使用 MSP430™ MCU 和分段式 LCD 进行设计**》。

表 8-4 总结了 LCD_E 与 LCD_C 模块之间的主要差异。

表 8-4. LCD_E 和 LCD_C 比较

特性	LCD_E (FR4xx)	LCD_C (FR6xx)
支持的 LCD 类型	静态、2、3、4、5、6、7、8 通道多路复用	静态、2、3、4、5、6、7、8 通道多路复用
LCD 偏置模式	1/3 偏置	1/2 偏置和 1/3 偏置
可灵活配置 COM 和段引脚	是	否
LCD 时钟选择	ACLK、XT1、VLO	ACLK、VLO
中断功能	是 (3 个源)	是 (4 个源)
双存储器显示	是	是
具有外部电压基准的电荷泵电压	可编程 (15 级)	可编程 (15 级)
低功耗波形模式	是	是
LCD 闪烁存储器	是	是
外部引脚	R13、R23、R33、LCDCAP0、LCDCAP1	R03、R13、R23、R33
LPM3.5	支持	不支持
最大 LCD 电压 ($V_{LCD,typ}$)	3.44V	3.44V
LCD 引脚数	多达 4×60 或 8×56	多达 4×50 或 8×46

8.11 智能模拟组合 (SAC)

FR4xx 系列的 MSP430FR231x 器件中有两个可用的运算放大器。一个包含在智能模拟组合 (SAC) 模块中，另一个是跨阻放大器 (TIA)。

SAC 模块根据功能集从最小到最大有四种不同的配置，级别由低到高依次为：SAC-L1 (OA：运算放大器)、SAC-L2 (PGA：可编程增益放大器) 和 SAC-L3 (DAC：数模转换器)。MSP430FR231x 器件支持 SAC-L1，其中仅包含一个运算放大器。与 F2xx 不同，MSP430FR231x 器件中不包含反馈电阻，因此必须为放大器电路添加外部电阻。SAC 支持轨至轨输入和轨至轨输出。

TIA 是一种将电流转换为电压的放大器。与 SAC-L1 类似，TIA 未集成反馈电阻。电流到电压的转换需要用到一个外部反馈电阻。TIA 支持 1/2 输入和轨至轨输出。对于采用 PW16 封装的 MSP430FR231x 器件，有一个专用的低漏电引脚。此引脚支持皮安级低漏电输入 (典型值为 5pA)，可提高电流转换的精度。

与 F2xx 不同的是，MSP430FR231x 器件中没有专用的模拟电源引脚或接地引脚。如果 GPIO 需要驱动大电流，TI 建议不要同时使用 SAC 或 TIA 模块。同时使用会影响 SAC 和 TIA 的供电，导致性能下降。对于 SAC 和 TIA 布局，应保持布线较短并避免过孔。时钟信号和高频切换引脚应远离 SAC 和 TIA 引脚。不同模块之间丰富的内部连接也有助于优化布局并减少对引脚的使用。如需了解内部模块连接，请参阅器件特定数据表。

MSP430FR235x 器件采用高级 SAC 配置 SAC-L3，并且 MSP430FR235x 器件中有四个 SAC-L3 模块。每个 SAC-L3 都可配置为 OA、PGA 和 DAC 加 OA。凭借外设模块 SAC-L3 (12 位 ADC、eCOMP 和 Timer_B) 丰富的内部连接，可使用 MSP430FR235x 实现许多信号链应用。有关内部连接和 SAC-L3 的详细信息，请参阅《MSP430FR235x、MSP430FR215x 混合信号微控制器》数据表和《MSP430FR4xx 和 MSP430FR2xx 系列用户指南》。

8.12 比较器

与 F2xx 中的 Comparator_A+ 相比，FR4xx 中的增强型比较器 (eCOMP) 模块经过重新设计可降低功耗，而且还包含了一些新特性。一些显著的差异包括：

- eCOMP 模块集成了一个可提供基准电压输入的 6 位 DAC。DAC 具有双缓冲器片上基准电压选项。双缓冲器可设置不同的值，使两个不同的 DAC 输出电压作为 eCOMP 基准输入。在 F2xx 中，电压基准发生器能够产生器件的部分 V_{CC} 或约为 0.55V 的固定晶体管阈值电压。
- 根据选择的功率模式，eCOMP 可在高功率 (高速) 或低功耗 (低速) 模式下工作。该模块还具有不同的阶跃迟滞配置，用于改善比较性能。
- 输入短路开关可用于短接 Comparator_A+ 输入，从而为比较器提供一个简单的采样保持电路。输入短路开关在 eCOMP 中不可用。
- 对于 Comparator_A+，引脚输入和输出缓冲器可由软件控制。eCOMP 不支持该特性。
- eCOMP 中有两个中断标志，而 Comparator_A+ 中只有一个中断标志。借助一个增加的中断标志，eCOMP 能够多支持一种中断模式：双边沿模式 (可触发上升沿或下降沿)。
- 清除 eCOMP 中断标志的方法是写入 1，清除 Comparator_A+ 中断标志的方法是写入 0。

部分 FR4xx 器件提供 eCOMP 模块。相关详细信息，请参阅器件特定数据表。

9 ROM 库

FR235x 和 FR215x 器件在 ROM 中包含 MSP430 驱动程序库和 FFT 库。FR267x 和 FR247x 器件在 ROM 中包含 MSP430 驱动程序库。ROM 中的 MSP430 软件库经过测试，能够与 Code Composer Studio™ IDE 和 IAR Embedded Workbench® IDE 工具链配套使用。

- 为了使 ROM 映像可在 CCS 和 IAR 工具链之间兼容，需遵循某些工程属性限制。Call conv attribute Wiki 页面中提供了更多详细信息。
- 若要使用 ROM 中的 DriverLib，请使用代码 `#include "rom_driverlib.h"`。标头文件检查会在构建时继续提供有用的提示，直到用户应用程序遵守 `__cc_rom`。
- 若要使用 ROM 中的 FFTLib，请使用代码 `#include "DSPLib.h"`。FFTLib 是 MSP430 软件库 DSPLib 的子集。
- 更多相关信息，请参阅 MSP430Ware 软件中适用于 MSP430FR2xx_4xx 的 MSP430 驱动程序库 ROM 自述文件和 MSP430 DSP 库 ROM 自述文件。

库 ROM 映像位于 64KB 存储器地址上方。使用 ROM 的应用代码必须是大型代码模型 (20 位地址指针而非 16 位地址指针)。

使用 ROM 库的优势：

- 从 ROM 中以超过 8MHz 的时钟速度执行代码比从 FRAM 中执行更快。由于没有 FRAM 等待状态，代码执行性能仅受处理器时钟限制，速度通常比其他子系统快。从 RAM 执行代码可达到差不多的性能，但可用的 RAM 大小通常更有限。
- 器件中有更多的非易失性存储 (FRAM) 空间留给应用代码。

10 结论

本应用报告介绍了与 MSP430F2xx 系列相比，MSP430FR4xx 系列的许多主要特性变化以及新增模块。虽然本文力求提供全面的信息，但可能并未完全囊括 F2xx 和 FR4xx 系列之间可能存在的一些细微差别。如需了解特定器件的详细信息，器件特定数据表是理想的信息来源。如需了解模块功能和用途，请参阅《[MSP430FR4xx 和 MSP430FR2xx 系列用户指南](#)》。有关 FR4xx 系列器件中的任何错误和权变措施，请参阅特定于器件的勘误表。

11 参考文献

1. 《MSP430FR4xx 和 MSP430FR2xx 系列用户指南》
2. 《MSP430x2xx 系列用户指南》
3. 《MSP430F22x2、MSP430F22x4 混合信号微控制器》
4. 《MSP430FR413x 混合信号微控制器》
5. 《MSP430FR231x 混合信号微控制器》
6. 《MSP430FR211x 混合信号微控制器》
7. 《MSP430FR235x 混合信号微控制器》
8. 《从 USCI 模块迁移到 eUSCI 模块》
9. 《最大限度地提高 MSP430FR573x 上的 FRAM 写入速度》
10. 《从 MSP430F2xx 系列迁移到 MSP430FR57xx 系列》
11. 《从 MSP430F2xx 和 MSP430G2xx 系列迁移到 MSP430FR58xx、FR59xx、68xx、69xx 系列》
12. 《适用于 MSP430™ 的 Code Composer Studio™ IDE 用户指南》
13. 《MSP430 硬件工具用户指南》
14. 《MSP430 32kHz 晶体振荡器》
15. 《MSP430 FRAM 质量和可靠性》
16. 《MSPMATHLIB：优化的 MSP430 浮点标量数学函数库》

12 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision F (March 2019) to Revision G (August 2021)

	Page
• 更新了整个文档中的表格、图和交叉参考的编号格式。.....	3

Changes from MAY 5, 2018 to MARCH 26, 2019

	Page
• 更新了节 1 引言.....	3
• 更改了表 2-1 特性比较.....	4
• 更改了表 2-2 存储器映射比较.....	4
• 更改了表 3-1 FRAM 保护特性.....	6
• 更改了表 7-1 FR4xx 和 F2xx 时钟系统比较中以“与 F2xx 器件不同，VLOCLK...”开头的注释.....	14
• 在节 8.2.1 数字输入/输出的第一个列表项中添加了最后一句话.....	19
• 在节 8.4.2 比较 USCI 与 eUSCI 一节中，在以“在大多数 FR4xx 器件...”开头的段落中添加了 MSP430FR267x 和 MSP430FR247x.....	22
• 向表 8-3 FR4xx eUSCI 引脚配置添加了“FR267x 或 FR247x 的引脚”列.....	22
• 在节 8.5 计时器和红外调制逻辑的第一段中添加了 MSP430FR267x 和 MSP430FR247x.....	24
• 在节 8.5 计时器和红外调制逻辑第二段的开头添加了“除了在 FR235x、FR215x、FR267x 和 FR247x 的增强型时钟系统中外”.....	24
• 在节 8.7 硬件乘法器 (MPY32) 的第一段中添加了 MSP430FR267x 和 MSP430FR247x.....	24
• 在节 8.8 RTC 计数器最后一段中添加了 MSP430FR267x 和 MSP430FR247x.....	25
• 在节 8.8 RTC 计数器最后一段中添加了 SMCLK 作为 RTCCCKSEL 位的选项.....	25
• 更改了节 8.11 智能模拟组合 (SAC) 的标题.....	25
• 更新了节 8.11 智能模拟组合 (SAC) 第二段中的 SAC 级别列表.....	25
• 向节 8.11 智能模拟组合 (SAC) 添加了以“MSP430FR235x 器件实现了高级 SAC...”开头的段落.....	25
• 在节 9 ROM 库的第一段中添加了 FR267x 和 FR247x.....	26

重要声明和免责声明

TI 提供技术和可靠性数据 (包括数据表) 、设计资源 (包括参考设计) 、应用或其他设计建议、网络工具、安全信息和其他资源, 不保证没有瑕疵且不做任何明示或暗示的担保, 包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任: (1) 针对您的应用选择合适的 TI 产品, (2) 设计、验证并测试您的应用, (3) 确保您的应用满足相应标准以及任何其他安全、安保或其他要求。这些资源如有变更, 恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务, TI 对此概不负责。

TI 提供的产品受 TI 的销售条款 (<https://www.ti.com/legal/termsofsale.html>) 或 [ti.com](https://www.ti.com) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

邮寄地址: Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2021, 德州仪器 (TI) 公司

重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2022，德州仪器 (TI) 公司