

RC19XXX、9QXL2001X 与 LMKDB1XXX、CDCDB2000 直接替换指南



Andrea Vallenilla

摘要

对于使用 Renesas 的 RC19XXX、9QXL2001X 和 TI 的 LMKDB1XXX、CDCDB2000 系列的一些应用，需要多个供应商提供时钟缓冲器（也称为多源）。每个器件系列中的兼容器件具有相同的引脚输出，但存在某些设计差异。在用 LMKDB1XXX/CDCDB2000 器件系列直接替换 RC19XXX/9QXL2001X 器件系列时，为确保正常运行，客户根据不同的器件，在硬件和/或软件方面具有特定的设计要求。本文档重点介绍了这些设计要求以及各个器件之间的差异。

内容

1 简介.....2

2 RC19020 与 LMKDB1120 比较.....3

 2.1 RC19020 与 LMKDB1120 引脚比较.....3

 2.2 RC19020 与 LMKDB1120 公开寄存器比较.....5

3 9QXL2001B 与 LMKDB1120 比较.....6

 3.1 9QXL2001B 与 LMKDB1120 引脚比较.....6

 3.2 9QXL2001B 与 LMKDB1120 公开寄存器比较.....9

4 9QXL2001C 与 LMKDB1120 比较.....11

 4.1 9QXL2001C 与 LMKDB1120 引脚比较.....11

 4.2 9QXL2001C 与 LMKDB1120 公开寄存器比较.....13

5 CDCDB2000 与 LMKDB1120 比较.....15

6 RC19008 与 LMKDB1108 比较.....15

 6.1 RC19008 与 LMKDB1108 引脚比较.....15

 6.2 RC19008 与 LMKDB1108 公开寄存器比较.....17

7 RC19004 与 LMKDB1104 比较.....18

 7.1 RC19004 与 LMKDB1104 引脚比较.....18

 7.2 RC19004 与 LMKDB1104 公开寄存器比较.....19

8 RC19204 与 LMKDB1204 比较.....20

 8.1 RC19204 与 LMKDB1204 引脚比较.....20

 8.2 RC19204 与 LMKDB1204 公开寄存器比较.....21

9 RC19202 与 LMKDB1202 比较.....22

 9.1 RC19202 与 LMKDB1202 引脚比较.....22

 9.2 RC19202 与 LMKDB1202 公开寄存器比较.....22

10 RC19002 与 LMKDB1102 比较.....23

 10.1 RC19002 与 LMKDB1102 引脚比较.....23

 10.2 RC19002 与 LMKDB1102 公开寄存器比较.....24

11 总结.....25

12 参考资料.....26

商标

所有商标均为其各自所有者的财产。

1 简介

RC19XXX/9QXL2001X 器件系列具有与 LMKDB1XXX/CDCDB2000 器件系列相同的引脚排列。本文档比较了各个器件之间的所有引脚、特性和寄存器，突出显示了所有的差异，并说明了完成直接替换时需要执行的任何关键操作。每个器件比较部分都包含两个小节，一个介绍所需的硬件更改，另一个介绍所需的软件更改。

2 RC19020 与 LMKDB1120 比较

2.1 RC19020 与 LMKDB1120 引脚比较

总之，将 RC19020 替换为 LMKDB1120 时，请勿将 vPWRGD/PWRDN# 引脚 (M6) 悬空，并且不要依赖于 LMKDB1120 上的内部下拉电阻。相反，应通过外部控制器将引脚 M6 驱动为低电平或高电平，或通过外部电阻器将引脚 M6 拉至低电平或高电平。

引脚				RC19020 和 LMKDB1120 之间影响直接替换的引脚差异	用 LMKDB1120 替换 RC19020 时的设计要求
TI 名称	RENESAS 名称	编号	类型		
输入					
CLKIN_P	CLKIN	G1	I	无差异。	不适用。
CLKIN_N	CLKINb	H1	I		
输出					
CLK0_P	CLK0	J1	O	无差异	不适用。
CLK0_N	CLKb0	K1	O		
CLK1_P	CLK1	L1	O		
CLK1_N	CLKb1	M1	O		
CLK2_P	CLK2	M2	O		
CLK2_N	CLKb2	M3	O		
CLK3_P	CLK3	M4	O		
CLK3_N	CLKb3	M5	O		
CLK4_P	CLK4	M7	O		
CLK4_N	CLKb4	M8	O		
CLK5_P	CLK5	M9	O		
CLK5_N	CLKb5	M10	O		
CLK6_P	CLK6	M11	O		
CLK6_N	CLKb6	M12	O		
CLK7_P	CLK7	L12	O		
CLK7_N	CLKb7	K12	O		
CLK8_P	CLK8	J12	O		
CLK8_N	CLKb8	H12	O		
CLK9_P	CLK9	G12	O		
CLK9_N	CLKb9	F12	O		
CLK10_P	CLK10	D12	O		
CLK10_N	CLKb10	C12	O		
CLK11_P	CLK11	B12	O		
CLK11_N	CLKb11	A12	O		
CLK12_P	CLK12	A11	O		
CLK12_N	CLKb12	A10	O		
CLK13_P	CLK13	A9	O		
CLK13_N	CLKb13	A8	O		
CLK14_P	CLK14	A7	O		
CLK14_N	CLKb14	A6	O		
CLK15_P	CLK15	A5	O		
CLK15_N	CLKb15	A4	O		
CLK16_P	CLK16	A3	O		
CLK16_N	CLKb16	A2	O		
CLK17_P	CLK17	A1	O		
CLK17_N	CLKb17	B1	O		

引脚				RC19020 和 LMKDB1120 之间影响直接替换的引脚差异	用 LMKDB1120 替换 RC19020 时的设计要求
TI 名称	RENESAS 名称	编号	类型		
CLK18_P	CLK18	C1	O	无差异	不适用。
CLK18_N	CLKb18	D1	O		
CLK19_P	CLK19	E1	O		
CLK19_N	CLKb19	F1	O		
输出使能					
vOE0#/NC	NC	J2	I	无需对这些引脚进行任何更改，即可完成直接替换。对于 RC19020 和 LMKDB1120，这些引脚均为 NC，可以保持悬空。LMKDB1120 为 CLK0、CLK1、CLK2、CLK3 和 CLK4 提供额外的低电平有效 OE 功能。这些 LMKDB1120 引脚具有内部下拉电阻器，默认启用输出并可保持悬空状态。	不适用。
vOE1#/NC	NC	K2	I		
vOE2#/NC	NC	L3	I		
vOE3#/NC	NC	L6	I		
vOE4#/NC	NC	L9	I		
vOE5#/SBI_IN	OEb5_SBI_IN	L8	I	无差异	
vOE6#/SBI_CLK	OEb6_SBI_CLK	L10	I		
vOE7#	OEb7	K11	I		
vOE8#	OEb8	H11	I		
vOE9#	OEb9	E12	I		
vOE10#/SHFT_LD#	OEb10_SHFT_LDb	E11	I		
vOE11#	OEb11	C11	I		
vOE12#	OEb12	B10	I		
vOE13#/NC	NC	B9	I	无需对这些引脚进行任何更改，即可完成直接替换。对于 RC19020 和 LMKDB1120，这些引脚均为 NC，可以保持悬空。LMKDB1120 为 CLK13、CLK14、CLK15、CLK16、CLK17、CLK18 和 CLK19 提供额外的低电平有效 OE 功能。这些 LMKDB1120 引脚具有内部下拉电阻器，默认启用输出并可保持悬空状态。	
vOE14#/NC	NC	B7	I		
vOE15#/NC	NC	B5	I		
vOE16#/NC	NC	B3	I		
vOE17#/NC	NC	D2	I		
vOE18#/NC	NC	D11	I		
vOE19#/NC	NC	J11	I		
通信					
SBI_OUT/NC	SBI_OUT	C2	O	无差异。	不适用。
SMB_DATA	SDATA	L4	I/O		
SMB_CLK	SCLK	L5	I		
vSBI_EN	SBI_ENQ	E2	I		
^vSADR1_tr	SADR_tri1	B8	I		
^vSADR0_tr	SADR_tri0	B4	I		
电源					

引脚				RC19020 和 LMKDB1120 之间影响直接替换的引脚差异	用 LMKDB1120 替换 RC19020 时的设计要求
TI 名称	RENESAS 名称	编号	类型		
VDDA	VDDR	H2	P	无需对该引脚进行任何更改，即可完成直接替换。RC19020 和 LMKDB1120 的输入接收器电源引脚名称有所不同。TI 决定遵循 DB2000QL 的规定，将输入接收器电源引脚命名为 <i>VDDA</i> 。	不需要更改。使用与 RC19020 相同的电源滤波方式。
VDD	VDDCLK	B2	P	无差异。	
VDD	VDDCLK	B6	P		
VDD	VDDCLK	B11	P		
VDD	VDDCLK	L2	P		
VDD	VDDCLK	L11	P		
其他					
DAP	EPAD	GND	G	无差异。	不适用。
LOS#/NC	LOSb	G11	O		
NC	NC	F2	NC		
NC	NC	F11	NC		
NC	NC	G2	NC		
NC	NC	L7	NC		
vPWRGD/PWRDN#	PWRGD_PWRDNb	M6	I	RC19020 具有一个内部上拉电阻器，而 LMKDB1120 具有一个内部下拉电阻器。TI 遵循了 DB2000QL 的规定，其中指出 PWRGD/PWRDN# 引脚需要一个内部下拉电阻器。	请勿将此引脚悬空，并且不要依赖于内部电阻器。通过外部控制器将引脚驱动为低电平或高电平，或者通过外部电阻器将引脚拉至低电平或高电平。

2.2 RC19020 与 LMKDB1120 公开寄存器比较

RC19020 和 LMKDB1120 公开的寄存器之间没有差异。

3 9QXL2001B 与 LMKDB1120 比较

3.1 9QXL2001B 与 LMKDB1120 引脚比较

总之，用 LMKDB1120 替换 9QXL2001B 不需要更改硬件。

引脚				9QXL2001B 和 LMKDB1120 之间影响直接替换的引脚差异	用 LMKDB1120 替换 9QXL2001B 时的设计要求
TI 名称	RENESAS 名称	编号	类型		
输入					
CLKIN_P	DIF_IN	G1	I	无差异。	不适用。
CLKIN_N	DIF_IN#	H1	I		
输出					
CLK0_P	DIF0	J1	O	无差异	不适用
CLK0_N	DIF0#	K1	O		
CLK1_P	DIF1	L1	O		
CLK1_N	DIF1#	M1	O		
CLK2_P	DIF2	M2	O		
CLK2_N	DIF2#	M3	O		
CLK3_P	DIF3	M4	O		
CLK3_N	DIF3#	M5	O		
CLK4_P	DIF4	M7	O		
CLK4_N	DIF4#	M8	O		
CLK5_P	DIF5	M9	O		
CLK5_N	DIF5#	M10	O		
CLK6_P	DIF6	M11	O		
CLK6_N	DIF6#	M12	O		
CLK7_P	DIF7	L12	O		
CLK7_N	DIF7#	K12	O		
CLK8_P	DIF8	J12	O		
CLK8_N	DIF8#	H12	O		
CLK9_P	DIF9	G12	O		
CLK9_N	DIF9#	F12	O		
CLK10_P	DIF10	D12	O		
CLK10_N	DIF10#	C12	O		
CLK11_P	DIF11	B12	O		
CLK11_N	DIF11#	A12	O		
CLK12_P	DIF12	A11	O		
CLK12_N	DIF12#	A10	O		
CLK13_P	DIF13	A9	O		
CLK13_N	DIF13#	A8	O		
CLK14_P	DIF14	A7	O		
CLK14_N	DIF14#	A6	O		
CLK15_P	DIF15	A5	O		
CLK15_N	DIF15#	A4	O		
CLK16_P	DIF16	A3	O		
CLK16_N	DIF16#	A2	O		
CLK17_P	DIF17	A1	O		
CLK17_N	DIF17#	B1	O		
CLK18_P	DIF18	C1	O		

引脚				9QXL2001B 和 LMKDB1120 之 间影响直接替换的引脚差异	用 LMKDB1120 替换 9QXL2001B 时的设计要求
TI 名称	RENESAS 名称	编号	类型		
CLK18_N	DIF18#	D1	O	无差异	不适用
CLK19_P	DIF19	E1	O		
CLK19_N	DIF19#	F1	O		
输出使能					
vOE0#/NC	NC	J2	I	无需对这些引脚进行任何更改，即 可完成直接替换。对于 9QXL2001B 和 LMKDB1120，这 些引脚均为 NC，可以保持悬空。 LMKDB1120 为 CLK0、CLK1、 CLK2、CLK3 和 CLK4 提供额外 的低电平有效 OE 功能。这些 LMKDB1120 引脚具有内部下拉电 阻器，默认启用输出并可保持悬空 状态。	不适用。
vOE1#/NC	NC	K2	I		
vOE2#/NC	NC	L3	I		
vOE3#/NC	NC	L6	I		
vOE4#/NC	NC	L9	I		
vOE5#/SBI_IN	vOE5#/DATA	L8	I	无差异	
vOE6#/SBI_CLK	vOE6#/CLK	L10	I		
vOE7#	vOE7#	K11	I		
vOE8#	vOE8#	H11	I		
vOE9#	vOE9#	E12	I		
vOE10#/SHFT_LD#	vOE10#/SHFT_LD#	E11	I		
vOE11#	vOE11#	C11	I		
vOE12#	vOE12#	B10	I		
vOE13#/NC	NC	B9	I	无需对这些引脚进行任何更改，即 可完成直接替换。对于 9QXL2001B 和 LMKDB1120，这 些引脚均为 NC，可以保持悬空。 LMKDB1120 为 CLK13、 CLK14、CLK15、CLK16、 CLK17、CLK18 和 CLK19 提供额 外的低电平有效 OE 功能。这些 LMKDB1120 引脚具有内部下拉电 阻器，默认启用输出并可保持悬空 状态。	
vOE14#/NC	NC	B7	I		
vOE15#/NC	NC	B5	I		
vOE16#/NC	NC	B3	I		
vOE17#/NC	NC	D2	I		
vOE18#/NC	NC	D11	I		
vOE19#/NC	NC	J11	I		
通信					
SBI_OUT/NC	NC	C2	O	无需对这些引脚进行任何更改，即 可完成直接替换。对于 9QXL2001B 和 LMKDB1120，这 些引脚均为 NC，可以保持悬空。 LMKDB1120 提供了一个额外的 SBI 数据输出功能。由于 SBI 数 据输出引脚是可选的，仅在形成菊 花链拓扑时才需要，因此该引脚可 以保持悬空。	不适用。
SMB_DATA	SMBDAT	L4	I/O		
SMB_CLK	SMBCLK	L5	I	无差异。	
vSBI_EN	vSBEN	E2	I		
^vSADR1_tr	^vSADR1_tri	B8	I		
^vSADR0_tr	^vSADR0_tri	B4	I		
电源					

引脚				9QXL2001B 和 LMKDB1120 之间影响直接替换的引脚差异	用 LMKDB1120 替换 9QXL2001B 时的设计要求
TI 名称	RENESAS 名称	编号	类型		
VDDA	VDDR3.3	H2	P	无需对该引脚进行任何更改，即可完成直接替换。9QXL2001B 和 LMKDB1120 的输入接收器电源引脚名称有所不同。TI 决定遵循 DB2000QL 的规定，将输入接收器电源引脚命名为 <i>VDDA</i> 。	不需要更改。使用与 9QXL2001B 相同的电源滤波方式。
VDD	VDDO3.3	B2	P	无差异	
VDD	VDDA3.3	B6	P	无需对该引脚进行任何更改，即可完成直接替换。9QXL2001B 和 LMKDB1120 的引脚名称不同。TI 决定遵循 DB2000QL 的定义，其中规定了输入接收器电源引脚名称为 <i>VDDA</i> 。引脚 B6 不是 LMKDB1120 上的输入接收器电源引脚，也未标记为该名称。	
VDD	VDDO3.3	B11	P	无差异。	
VDD	VDDO3.3	L2	P		
VDD	VDDO3.3	L11	P		
其他					
DAP	EPAD	GND	G	无差异	不适用。
LOS#/NC	NC	G11	O	无需对该引脚进行任何更改，即可完成直接替换。对于 9QXL2001B 和 LMKDB1120，这些引脚均为 NC，可以保持悬空。LMKDB1120 提供了一个附加 LOS# 功能。此引脚为开漏引脚，可以保持悬空状态。开漏输出需要外部上拉电阻器来闭合电流路径并生成信号。	
NC	NC	F2	NC	无差异。	
NC	NC	F11	NC		
NC	NC	G2	NC		
NC	NC	L7	NC		
vPWRGD/PWRDN#	vCKPWRGD_PD#	M6	I		

3.2 9QXL2001B 与 LMKDB1120 公开寄存器比较

备注

重要提示：如果遵循 DB2000QL 的定义，则下面突出显示的差异不适用于您的应用。

总结：

- 9QXL2001B 和 LMKDB1120 的默认全局输出幅度相同，但寄存器写入内容不同，以便获取其他全局输出幅度。如需将 LMKDB1120 正确编程为所需的全局输出幅度，请参考寄存器 R20[7:4]。
- LMKDB1120 不具有差分停止模式状态控制，而 9QXL2001B 具有该控制。请勿更改 LMKDB1120 R20[1:0] 的 POR 默认值。

字节	位	TI 名称	RENESAS 名称	9QXL2001B 和 LMKDB1120 之间影响直接替换的寄存器差异	用 LMKDB1120 替换 9QXL2001B 时的设计要求
R0	7:0	输出使能控制	输出使能	无差异	不适用。
R1	7:0				
R2	7:0				
R3	7:0	OE 引脚读回	OE# 引脚读回		
R4	7:5	保留	保留	无差异	
	4	AOD 使能控制	保留	无需对该位进行任何软件更改，即可完成直接替换。9QXL2001B 的 R4[4] 被保留，而 LMKDB1120 的 R4[4] 提供额外的自动输出禁用功能。LMKDB1120 在 POR 时的默认值与 9QXL2001B 的默认值相匹配。	
	3:1	保留	保留	无差异	
	0	SBI_EN 读回	SBEN 读回		
R5	7:0	器件信息	供应商和修订 ID	无差异	
R6	7:0	器件信息 (续)	器件 ID		
R7	7:0	SMBus 字节计数器	字节计数		
R8	7:0	SBI 掩码	侧存储体掩码		
R9	7:0				
R10	7:0				

字节	位	TI 名称	RENESAS 名称	9QXL2001B 和 LMKDB1120 之间影响直接替换的寄存器差异	用 LMKDB1120 替换 9QXL2001B 时的设计要求
R20	7	AMP_1	AMP[2]	9QXL2001B 全局差分输出控制寄存器 (20[7:5]) 分布在 3 个位中, 以 100mV 为步长表示 0.3V 至 1V 的全局输出幅度。LMKDB1120 全局差分输出控制寄存器 (R20[7:4]) 分布在 4 个位中, 以 25mV 为步长表示 0.6V 至 1V 的全局输出幅度。这两个器件在 POR 时具有相同的默认全局输出幅度, 即 0.75V。	如果未使用 9QXL2001B 默认的全局输出幅度, 则按如下所示对 LMKDB1120 的 R20[7:4] 位进行编程: 0h = 600mV 1h = 625mV 2h = 650mV 3h = 675mV 4h = 700mV 5h = 725mV 6h = 750mV 7h = 775mV 8h = 800mV 9h = 825mV Ah = 850mV Bh = 875mV Ch = 900mV Dh = 925mV Eh = 950mV Fh = 975mV
	6		AMP[1]		
	5		AMP[0]		
	4		保留		
	3:2	保留	保留	无差异	不适用。
	1		STOPST[1]	LMKDB1120 不像 9QXL2001B 那样具有差分停止模式状态控制。这两个器件的默认值相同 (设置为 0x0 = 低电平/低电平)。TI 遵循了 DB200QL 定义中给出的差分停止模式默认值, 该默认值不需要修改。	不要在 LMKDB1120 上对这些寄存器进行编程。保留 0x0 的 POR 值不变。
	0		STOPTS[0]		
R21	7	RX1_EN_AC_INPUT	保留	无需对这些位进行任何软件更改, 即可完成直接替换。9QXL2001B 21[7:6] 被保留, 其默认 POR 值与 LMKDB1120 相同。LMKDB1120 R21[7:6] 提供额外的输入功能: 在 CLKIN1 交流耦合时启用接收器偏置, 并在 CLKIN1 上启用内部 50 Ω 输入端接。	不适用。
	6	RX1_EN_RTERM_LSB			
	5:4	保留	保留	无差异	
	3	PD_RESTOREB	PD_RESTORE#		
	2	SDATA_TIMEOUT_EN	保留	无需对该位进行任何软件更改, 即可完成直接替换。9QXL2001B 21[2] 被保留, 而 LMKDB1120 R21[2] 提供额外的 SMBus SDATA 超时监控功能。LMKDB1120 在 POR 时的默认值与 9QXL2001B 的默认值相匹配。	
	1	保留	保留	无差异	
	0	LOSb_RB	保留	无需对该位进行任何软件更改, 即可完成直接替换。9QXL2001B 的 21[0] 被保留, 而 LMKDB1120 的 R21[0] 提供 LOS 检测时钟输出功能的额外回读。LMKDB1120 在 POR 时的默认值与 9QXL2001B 的默认值相匹配。	

4 9QXL2001C 与 LMKDB1120 比较

4.1 9QXL2001C 与 LMKDB1120 引脚比较

总之，用 LMKDB1120 替换 9QXL2001C 不需要更改硬件。

引脚				9QXL2001C 和 LMKDB1120 之间影响直接替换的引脚差异	用 LMKDB1120 替换 9QXL2001C 时的设计要求
TI 名称	RENESAS 名称	编号	类型		
输入					
CLKIN_P	DIF_IN	G1	I	无差异。	不适用。
CLKIN_N	DIF_IN#	H1	I		
输出					
CLK0_P	DIF0	J1	O	无差异	不适用
CLK0_N	DIF0#	K1	O		
CLK1_P	DIF1	L1	O		
CLK1_N	DIF1#	M1	O		
CLK2_P	DIF2	M2	O		
CLK2_N	DIF2#	M3	O		
CLK3_P	DIF3	M4	O		
CLK3_N	DIF3#	M5	O		
CLK4_P	DIF4	M7	O		
CLK4_N	DIF4#	M8	O		
CLK5_P	DIF5	M9	O		
CLK5_N	DIF5#	M10	O		
CLK6_P	DIF6	M11	O		
CLK6_N	DIF6#	M12	O		
CLK7_P	DIF7	L12	O		
CLK7_N	DIF7#	K12	O		
CLK8_P	DIF8	J12	O		
CLK8_N	DIF8#	H12	O		
CLK9_P	DIF9	G12	O		
CLK9_N	DIF9#	F12	O		
CLK10_P	DIF10	D12	O		
CLK10_N	DIF10#	C12	O		
CLK11_P	DIF11	B12	O		
CLK11_N	DIF11#	A12	O		
CLK12_P	DIF12	A11	O		
CLK12_N	DIF12#	A10	O		
CLK13_P	DIF13	A9	O		
CLK13_N	DIF13#	A8	O		
CLK14_P	DIF14	A7	O		
CLK14_N	DIF14#	A6	O		
CLK15_P	DIF15	A5	O		
CLK15_N	DIF15#	A4	O		
CLK16_P	DIF16	A3	O		
CLK16_N	DIF16#	A2	O		
CLK17_P	DIF17	A1	O		
CLK17_N	DIF17#	B1	O		
CLK18_P	DIF18	C1	O		

引脚				9QXL2001C 和 LMKDB1120 之 间影响直接替换的引脚差异	用 LMKDB1120 替换 9QXL2001C 时的设计要求
TI 名称	RENESAS 名称	编号	类型		
CLK18_N	DIF18#	D1	O	无差异	不适用。
CLK19_P	DIF19	E1	O		
CLK19_N	DIF19#	F1	O		
输出使能					
vOE0#/NC	NC	J2	I	无需对这些引脚进行任何更改，即 可完成直接替换。对于 9QXL2001C 和 LMKDB1120，这 些引脚均为 NC，可以保持悬空。 LMKDB1120 为 CLK0、CLK1、 CLK2、CLK3 和 CLK4 提供额外 的低电平有效 OE 功能。这些 LMKDB1120 引脚具有内部下拉电 阻器，默认启用输出并可保持悬空 状态。	不适用。
vOE1#/NC	NC	K2	I		
vOE2#/NC	NC	L3	I		
vOE3#/NC	NC	L6	I		
vOE4#/NC	NC	L9	I		
vOE5#/SBI_IN	vOE5#/DATA	L8	I	无差异	
vOE6#/SBI_CLK	vOE6#/CLK	L10	I		
vOE7#	vOE7#	K11	I		
vOE8#	vOE8#	H11	I		
vOE9#	vOE9#	E12	I		
vOE10#/SHFT_LD#	vOE10#/SHFT_LD#	E11	I		
vOE11#	vOE11#	C11	I		
vOE12#	vOE12#	B10	I		
vOE13#/NC	NC	B9	I	无需对这些引脚进行任何更改，即 可完成直接替换。对于 9QXL2001B 和 LMKDB1120，这 些引脚均为 NC，可以保持悬空。 LMKDB1120 为 CLK13、 CLK14、CLK15、CLK16、 CLK17、CLK18 和 CLK19 提供额 外的低电平有效 OE 功能。这些 LMKDB1120 引脚具有内部下拉电 阻器，默认启用输出并可保持悬空 状态。	
vOE14#/NC	NC	B7	I		
vOE15#/NC	NC	B5	I		
vOE16#/NC	NC	B3	I		
vOE17#/NC	NC	D2	I		
vOE18#/NC	NC	D11	I		
vOE19#/NC	NC	J11	I		
通信					
SBI_OUT/NC	NC	C2	O	无需对这些引脚进行任何更改，即 可完成直接替换。对于 9QXL2001C 和 LMKDB1120，这 些引脚均为 NC，可以保持悬空。 LMKDB1120 提供额外的 SBI 输 出功能。由于 SBI 数据输出引脚 是可选的，仅在形成菊花链拓扑时 才需要，因此该引脚可以保持悬 空。	不适用。
SMB_DATA	SMBDAT	L4	I/O		
SMB_CLK	SMBCLK	L5	I		
vSBI_EN	vSBEN	E2	I		
^vSADR1_tr	^vSADR1_tri	B8	I		
^vSADR0_tr	^vSADR0_tri	B4	I	无差异。	
电源					

引脚				9QXL2001C 和 LMKDB1120 之间影响直接替换的引脚差异	用 LMKDB1120 替换 9QXL2001C 时的设计要求
TI 名称	RENESAS 名称	编号	类型		
VDDA	VDDR3.3	H2	P	无需对该引脚进行任何更改，即可完成直接替换。9QXL2001C 和 LMKDB1120 的输入接收器电源引脚名称有所不同。TI 决定遵循 DB2000QL 的规定，将输入接收器电源引脚命名为 VDDA。	不需要更改。使用与 9QXL2001C 相同的电源滤波方式。
VDD	VDDO3.3	B2	P	无差异	
VDD	VDDA3.3	B6	P	无需对该引脚进行任何更改，即可完成直接替换。9QXL2001C 和 LMKDB1120 的引脚名称不同。TI 决定遵循 DB2000QL 的规定，将输入接收器电源引脚命名为 VDDA。引脚 B6 不是 LMKDB1120 上的输入接收器电源引脚，也未标记为该名称。	
VDD	VDDO3.3	B11	P	无差异。	
VDD	VDDO3.3	L2	P		
VDD	VDDO3.3	L11	P		
其他					
DAP	EPAD	GND	G	无差异	不适用。
LOS#/NC	NC	G11	O	无需对该引脚进行任何更改，即可完成直接替换。对于 9QXL2001C 和 LMKDB1120，这些引脚均为 NC，可以保持悬空。LMKDB1120 提供了一个附加 LOS# 功能。此引脚为开漏引脚，可以保持悬空状态。开漏输出需要外部上拉电阻器来闭合电流路径并生成信号。	
NC	NC	F2	NC	无差异。	
NC	NC	F11	NC		
NC	NC	G2	NC		
NC	NC	L7	NC		
vPWRGD/PWRDN#	vCKPWRGD_PD#	M6	I		

4.2 9QXL2001C 与 LMKDB1120 公开寄存器比较

备注

重要提示：如果遵循 DB2000QL 的定义，则下面突出显示的差异不适用于您的应用。

总之，如果需要 9QXL2001C 的默认全局输出幅度，则在 LMKDB1120 中编程 R20[7:4] = 7，以获得相同的全局输出幅度 0.775V。

字节	位	TI 名称	RENESAS 名称	9QXL2001C 和 LMKDB1120 之间影响直接替换的寄存器差异	用 LMKDB1120 替换 9QXL2001C 时的设计要求
R0	7:0	输出使能控制	输出使能	无差异	不适用。
R1	7:0				
R2	7:0				
R3	7:0	OE 引脚读回	OE# 引脚读回		
R4	7:5	保留	保留	无差异	
	4	AOD 使能控制	保留	无需对该位进行任何软件更改, 即可完成直接替换。9QXL2001C 的 4[4] 被保留, 而 LMKDB1120 的 R4[4] 提供额外的自动输出禁用功能。	
	3:1	保留	保留	无差异	
	0	SBI_EN 读回	SBEN 读回		
R5	7:0	器件信息	供应商和修订 ID	无差异	
R6	7:0	器件信息 (续)	器件 ID		
R7	7:0	SMBus 字节计数器	字节计数		
R8	7:0	SBI 掩码	侧存储体掩码		
R9	7:0				
R10	7:0				
R20	7	AMP_1	AMP[3]	9QXL2001C 20[7:4] 默认值为 0x7h (或 0.775V 全局输出幅度) , 而 LMKDB1120 的 R20[7:4] 默认值为 0x6h (或 0.75V 全局输出幅度) 。 9QXL2001C 和 LMKDB1120 的默认全局输出幅度位分配相同。	将 0x7h 编程到 LMKDB1120 的 R20[7:4] , 以获得 9QXL2001C 的默认全局输出幅度值 (即 0.775V) 。
	6		AMP[2]		
	5		AMP[1]		
	4		AMP[0]		
		3:0	保留	保留	无差异
R21	7	RX1_EN_AC_INPUT	保留	无需对这些位进行任何软件更改, 即可完成直接替换。9QXL2001C 21[7:6] 被保留, 其默认 POR 值与 LMKDB1120 相同。 LMKDB1120 R21[7:6] 提供额外的输入功能: 在 CLKIN1 交流耦合时启用接收器偏置, 并在 CLKIN1 上启用内部 50 Ω 输入端接。	不适用。
	6	RX1_EN_RTERM_LSB			
	5:4	保留	保留	无差异	
	3	PD_RESTOREB	PD_RESTORE#		
	2	SDATA_TIMEOUT_EN	保留	无需对该位进行任何软件更改, 即可完成直接替换。9QXL2001C 21[2] 被保留, 而 LMKDB1120 R21[2] 提供额外的 SMBus SDATA 超时监控功能。 LMKDB1120 在 POR 时的默认值与 9QXL2001C 的默认值相匹配。	
	1	保留		无差异	
	0	LOSb_RB		无需对该位进行任何软件更改, 即可完成直接替换。9QXL2001C 的 21[0] 被保留, 而 LMKDB1120 的 R21[0] 提供 LOS 检测时钟输出功能的额外回读。 LMKDB1120 在 POR 时的默认值与 9QXL2001C 的默认值相匹配。	

5 CDCDB2000 与 LMKDB1120 比较

LMKDB1120 和 CDCDB2000 之间没有引脚差异或公开的寄存器差异。这两个器件可以相互替换，无需进行任何更改。

6 RC19008 与 LMKDB1108 比较

6.1 RC19008 与 LMKDB1108 引脚比较

总之，将 RC19008 替换为 LMKDB1108 时：

- 当 SBI 禁用时，请勿使 OE 引脚悬空，并且不要依赖于 OE 引脚的内部下拉电阻。相反，应通过外部控制器将 OE 引脚驱动为低电平或高电平，或通过外部电阻器将 OE 引脚拉至低电平或高电平。
- 不要将 vPWRGD/PWRDN# 引脚 (12) 悬空，并且不要依赖于 LMKDB1108 上的内部下拉电阻。相反，应通过外部控制器将引脚 12 驱动为低电平或高电平，或通过外部电阻器将引脚 12 拉至低电平或高电平。

引脚				RC19008 和 LMKDB1108 之间影响直接替换的引脚差异	用 LMKDB1108 替换 RC19008 时的设计要求		
TI 名称	RENESAS 名称	编号	类型				
输入							
CLKIN_P	CLKIN	8	I	无差异	不适用。		
CLKIN_N	CLKINb	9	I				
输出							
CLK0_P	CLK13	15	O	无差异	不适用。		
CLK0_N	CLKb13	16	O				
CLK1_P	CLK10	17	O				
CLK1_N	CLKb10	18	O				
CLK2_P	CLK7	22	O				
CLK2_N	CLKb7	23	O				
CLK3_P	CLK6	24	O				
CLK3_N	CLKb6	25	O				
CLK4_P	CLK5	28	O				
CLK4_N	CLKb5	29	O				
CLK5_P	CLK3	31	O				
CLK5_N	CLKb3	32	O				
CLK6_P	CLK2	35	O				
CLK6_N	CLKb2	36	O				
CLK7_P	CLK1	38	O				
CLK7_N	CLKb1	39	O				
输出使能							
vOE0#/SHFT_LD#	OEb13_SHFT_LDb	14	I	OE 模式	SBI 模式	OE 模式	SBI 模式
vOE1#/SBI_IN	OEb10_SBI_IN	19	I	RC19008 具有一个内部上拉电阻器，而 LMKDB1108 具有一个内部下拉电阻器。TI 决定遵循 DB2000QL 的规定，其中指出 OE 引脚需要内部下拉电阻器。	无差异。	请勿将这些引脚悬空，并且不要依赖于内部电阻器。通过外部控制器将 OE 引脚驱动为低电平或高电平，或通过外部电阻器将 OE 引脚拉至低电平或高电平。	不适用。
vOE2#	OEb7	21	I	RC19008 具有一个内部上拉电阻器，而 LMKDB1108 具有一个内部下拉电阻器。TI 决定将 DB2000QL 的规定作为指南，其中指出 OE 引脚需要内部下拉电阻器。	请勿将这些引脚悬空，并且不要依赖于内部电阻器。通过外部控制器将 OE 引脚驱动为低电平或高电平，或通过外部电阻器将 OE 引脚拉至低电平或高电平。		
vOE3#	OEb6	27	I				

引脚				RC19008 和 LMKDB1108 之间影响直接替换的引脚差异		用 LMKDB1108 替换 RC19008 时的设计要求	
TI 名称	RENESAS 名称	编号	类型	OE 模式	SBI 模式	OE 模式	SBI 模式
vOE4#/SBI_CLK	OEb5_SBI_CLK	30	I	RC19008 具有一个内部上拉电阻器，而 LMKDB1108 具有一个内部下拉电阻器。TI 决定将 DB2000QL 的规定作为指南，其中指出 OE 引脚需要内部下拉电阻器。	无差异。	请勿将此引脚悬空并取决于 LMKDB1108 的内部下拉电阻器。通过外部控制器将 OE 引脚驱动为低电平或高电平，或通过外部电阻器将 OE 引脚拉至低电平或高电平。	不适用。
vOE5#	OEb3	33	I	RC19008 具有一个内部上拉电阻器，而 LMKDB1108 具有一个内部下拉电阻器。TI 决定将 DB2000QL 的规定作为指南，其中指出 OE 引脚需要内部下拉电阻器。		请勿将此引脚悬空，并且不要依赖于内部电阻器。通过外部控制器将 OE 引脚驱动为低电平或高电平，或通过外部电阻器将 OE 引脚拉至低电平或高电平。	
vOE6#/SBI_OUT	OEb2_SBI_OUT	34	I	OE 模式	SBI 模式	OE 模式	SBI 模式
				RC19008 具有一个内部上拉电阻器，而 LMKDB1108 具有一个内部下拉电阻器。TI 决定遵循 DB2000QL 的规定，其中指出 OE 引脚需要内部下拉电阻器。	无差异。	请勿将此引脚悬空，并且不要依赖于内部电阻器。通过外部控制器将 OE 引脚驱动为低电平或高电平，或通过外部电阻器将 OE 引脚拉至低电平或高电平。	不适用。
vOE7#	OEb1	40	I	RC19008 具有一个内部上拉电阻器，而 LMKDB1108 具有一个内部下拉电阻器。TI 决定遵循 DB2000QL 的规定，其中指出 OE 引脚需要内部下拉电阻器。		请勿将此引脚悬空，并且不要依赖于内部电阻器。通过外部控制器将 OE 引脚驱动为低电平或高电平，或通过外部电阻器将 OE 引脚拉至低电平或高电平。	
通信							
SMB_DATA	SDATA	5	I/O	无差异		不适用。	
SMB_CLK	SCLK	6	I				
vSBI_EN	SBI_ENQ	11	I				
^vSADR1_tri	SADR_tri1	3	I				
^vSADR0_tri	SADR_tri0	4	I				
电源							
VDDA	VDDDIG	7	P	无需对该引脚进行任何更改，即可完成直接替换。RC19008 和 LMKDB1108 的引脚名称和功能有所不同。TI 决定将 DB2000QL 的规定作为指南，使用一个输入接收电源引脚，并根据此规定命名该引脚。DB2000QL 的定义将此引脚命名为 VDDA。Renesas 似乎没有遵循 DB2000QL 的定义，没有对 RC19008 使用输入接收器电源引脚。		不需要更改。使用与 RC19008 相同的电源滤波方式。	
VDD	VDDCLK	10	P				
VDD	VDDCLK	13	P				
VDD	VDDCLK	20	P				
VDD	VDDCLK	26	P				
VDD	VDDCLK	37	P				
其他							

引脚				RC19008 和 LMKDB1108 之间影响直接替换的引脚差异	用 LMKDB1108 替换 RC19008 时的设计要求
TI 名称	RENESAS 名称	编号	类型		
DAP	EPAD	GND/41	G	无差异	不适用。
LOS#	LOSb	1	O		
^SLEWRATE_SEL	SLEWRATE_SEL	2	I		
vPWRGD/PWRDN#	PWRGD_PWRDNb	12	I	RC19008 具有一个内部上拉电阻器，而 LMKDB1108 具有一个内部下拉电阻器。TI 将 DB2000QL 规定作为指南，其中指出 PWRGD/PWRDN# 引脚需要一个内部下拉电阻器。	请勿将此引脚悬空，并且不要依赖于内部电阻器。通过外部控制器将引脚驱动为低电平或高电平，或者通过外部电阻器将引脚拉至低电平或高电平。

6.2 RC19008 与 LMKDB1108 公开寄存器比较

对于 RC19008 和 LMKDB1108，可通过引脚 2 (SLEWRATE_SEL 引脚) 或通过软件控制压摆率；因此，需要存在逻辑优先级。RENESAS 未定义用于 RC19008 的逻辑优先级，也未公开压摆率选择寄存器。因此，TI 假设这是 RC19008 和 LMKDB1108 之间的差异。

[LMKDB1108 数据表](#)的 *LMKDB1108 寄存器* 部分提供了有关此寄存器、R53[5] 或 SLEWRATE_CTRL_MODE 的更多信息。

7 RC19004 与 LMKDB1104 比较

7.1 RC19004 与 LMKDB1104 引脚比较

总之，将 RC19004 替换为 LMKDB1104 时：

- 启用 SBI 后，请勿使任何 SBI 引脚悬空，并且不要依赖于 LMKDB1104 的这些引脚的内部下拉电阻。相反，应通过外部控制器将 SBI 引脚驱动为低电平或高电平，或通过外部电阻器将 SBI 引脚拉至低电平或高电平。
- 不要将 vPWRGD/PWRDN# 引脚 (9) 悬空，并且不要依赖于 LMKDB1104 上的内部下拉电阻。相反，应通过外部控制器将引脚 9 驱动为低电平或高电平，或通过外部电阻器将引脚 9 拉至低电平或高电平。

引脚				RC19004 和 LMKDB1104 之间影响直接替换的引脚差异		用 LMKDB1104 替换 RC19004 时的设计要求	
TI 名称	RENESAS 名称	编号	类型				
输入							
CLKIN_P	CLKIN	6	I	无差异		不适用	
CLKIN_N	CLKINb	7	I				
输出和输出使能							
CLK0_P	CLK13	12	O	无差异		不适用。	
CLK0_N	CLKb13	13	O				
CLK1_P	CLK9	16	O				
CLK1_N	CLKb9	17	O				
CLK2_P	CLK5	19	O				
CLK2_N	CLKb5	20	O				
CLK3_P	CLK2	23	O				
CLK3_N	CLKb2	24	O				
vOE0#/SHFT_LD#	OEb13_SHFT_LDb	11	I	OE 模式	SBI 模式	OE 模式	SBI 模式
vOE1#/SBI_IN	OEb9_SBI_IN	14	I	无差异	RC19004 具有一个内部上拉电阻器，而 LMKDB1104 具有一个内部下拉电阻器。TI 决定将 DB2000QL 的规定作为指南，其中指出 OE 引脚需要内部下拉电阻器。	不适用。	请勿将这些引脚悬空，并且不要依赖于内部电阻器。通过外部控制器将 SBI 引脚驱动为低电平或高电平，或通过外部电阻器将 SBI 引脚拉至低电平或高电平。
vOE2#/SBI_CLK	OEb5_SBI_CLK	21	I				
vOE3#/SBI_OUT	OEb2_SBI_OUT	22	I	无差异		不适用。	
电源							
VDDA	VDDDIG	5	P	无需对该引脚进行任何更改，即可完成直接替换。RC19004 和 LMKDB1104 的输入接收器电源引脚名称和功能有所不同。TI 决定遵循 DB2000QL 的规定，将输入接收器电源引脚命名为 VDDA。		不需要更改。使用与 RC19004 相同的电源滤波方式。	
VDD	VDDCLK	10	P				
VDD	VDDCLK	15	P				
VDD	VDDCLK	18	P				
VDD	VDDCLK	25	P				
其他							
^vSADR1_tri	SADR_tri1	1	I	无差异		不适用。	
^vSADR0_tri	SADR_tri0	2	I				
SMB_DATA	SDATA	3	I/O				
SMB_CLK	SCLK	4	I				
vSBI_EN	SBI_ENQ	8	I				

引脚				RC19004 和 LMKDB1104 之间影响直接替换的引脚差异	用 LMKDB1104 替换 RC19004 时的设计要求
TI 名称	RENESAS 名称	编号	类型		
vPWRGD/PWRDN#	PWRGD_PWRDNb	9	I	RC19004 具有一个内部上拉电阻器，而 LMKDB1104 具有一个内部下拉电阻器。TI 遵循了 DB2000QL 的定义作为指南，其中规定 PWRGD/PWRDN# 引脚需要一个内部下拉电阻器。	请勿将此引脚悬空，并且不要依赖于内部电阻器。通过外部控制器将引脚驱动为低电平或高电平，或者通过外部电阻器将引脚拉至低电平或高电平。
NC	NC	26	NC	无差异	不适用。
^SLEWRATE_SEL	SLEWRATE_SEL	27	I		
LOS#	LOSb	28	O		
GND	EPAD	DAP/29	G		

7.2 RC19004 与 LMKDB1104 公开寄存器比较

RC19004 和 LMKDB1104 公开的寄存器之间没有差异。

8 RC19204 与 LMKDB1204 比较

8.1 RC19204 与 LMKDB1204 引脚比较

总之，将 RC19204 替换为 LMKDB1204 时，请勿使 vPWRGD/PWRDN# 引脚 (1) 悬空，并不要依赖于 LMKDB1204 上的内部下拉电阻。相反，应通过外部控制器将引脚 1 驱动为低电平或高电平，或通过外部电阻器将引脚 1 拉至低电平或高电平。

引脚				RC19204 和 LMKDB1204 之间影响直接替换的引脚差异	用 LMKDB1204 替换 RC19204 时的设计要求
TI 名称	RENESAS 名称	编号	类型		
输入					
CLKIN0_P	CLKIN0	2	I	无差异	不适用
CLKIN0_N	CLKINb0	3	I		
CLKIN1_P	CLKIN1	5	I		
CLKIN1_N	CLKINb1	6	I		
输出和输出使能					
CLK3_P	CLK12	10	O	无差异	不适用。
CLK3_N	CLKb12	11	O		
CLK2_P	CLK10	13	O		
CLK2_N	CLKb10	14	O		
CLK1_P	CLK5	20	O		
CLK1_N	CLKb5	21	O		
CLK0_P	CLK3	23	O		
CLK0_N	CLKb3	24	O		
^OE3#/SMB_CLK	OEb_G	9	I	无需对这些引脚进行任何更改，即可完成直接替换。对于 RC19204 和 LMKDB1204，该引脚为低电平有效 OE。LMKDB1204 提供附加的 SMBus 功能。当 SMBus 启用时，该引脚用作 SMBus 时钟。	不适用。
^OE2#	OEb_F	16	I	无差异	不适用。
^OE1#	OEb_C	19	I		
^OE0#	OEb_B	25	I		
电源					
VDD_IN0	VDDIN0	4	P	无差异	不需要更改。使用与 RC19204 相同的电源滤波方式。
VDD_IN1	VDDIN1	7	P		
VDD_BANK1	VDDCLK_1	12	P		
VDD_BANK0	VDDCLK_0	22	P		
VDD_DIG	VDDDIG	26	P		
VDDA	VDDA	18	P		
其他					
vPWRGD/PWRDN#	PWRGD_PWRDNb	1	I	RC19204 具有一个内部上拉电阻器，而 LMKDB1204 具有一个内部下拉电阻器。TI 将 DB2000QL 规定作为指南，其中指出 PWRGD/PWRDN# 引脚需要有一个内部下拉电阻器。	请勿将此引脚悬空，并且不要依赖于内部电阻器。通过外部控制器将引脚驱动为低电平或高电平，或者通过外部电阻器将引脚拉至低电平或高电平。

引脚				RC19204 和 LMKDB1204 之间影响直接替换的引脚差异	用 LMKDB1204 替换 RC19204 时的设计要求
TI 名称	RENESAS 名称	编号	类型		
^vCLKIN_SEL_tri/ SMB_DATA	CLKSEL_tri	8	I	无需对这些引脚进行任何更改，即可完成直接替换。对于 RC19204 和 LMKDB1204，该引脚是 CLKIN_SEL_tri。LMKDB1204 提供附加的 SMBus 功能。当 SMBus 启用时，该引脚用作 SMBus 数据。	不适用。
vSMB_EN	DNC	15	I	无需对这些引脚进行任何更改，即可完成直接替换。对于 RC19204 和 LMKDB1204，这些引脚均为 NC，可以保持悬空。LMKDB1204 提供附加的 SMBus 功能。默认情况下，该引脚有一个内部下拉电阻来禁用 SMBus。	不适用。
LOS#	LOSb	17	O	无差异	
GND	GNDSUB	27	G		
vZOUT_SEL	ZOUTSEL	28	I		
GND	EPAD	DAP/29	G		

8.2 RC19204 与 LMKDB1204 公开寄存器比较

无法比较 RC19204 与 LMKDB1204，因为 Renesas 未公开 RC19204 的任何寄存器。

9 RC19202 与 LMKDB1202 比较

9.1 RC19202 与 LMKDB1202 引脚比较

总之，OE1# 引脚 (15) 需要获得一定的压摆率，以确认器件按预期工作 ($\geq 0.1\text{V/ns}$)。为此，引脚 15 的电阻不能高于 $1\text{k}\Omega$ 。确保驱动 LMKDB1202 的元件的内部电阻和引脚 15 上的任何其他串联电阻均低于 $1\text{k}\Omega$ 。

引脚				RC19202 和 LMKDB1202 之间影响直接替换的引脚差异	用 LMKDB1202 替换 RC19202 时的设计要求
TI 名称	RENESAS 名称	编号	类型		
输入					
CLKIN0_P	CLKIN0	1	I	无差异	不适用。
CLKIN0_N	CLKINb0	2	I		
CLKIN1_P	CLKIN1	4	I		
CLKIN1_N	CLKINb1	5	I		
输出和输出使能					
CLK2_P	CLK10	9	O	无差异	不适用。
CLK2_N	CLKb10	10	O		
CLK1_P	CLK5	16	O		
CLK1_N	CLKb5	17	O		
^OE2#	OEb_F	12	I		
^OE1#	OEb_C	15	I	该引脚需要获得一定的压摆率 ($\geq 0.1\text{V/ns}$)，以确认 LMKDB1202 按预期工作。为此，该引脚的电阻不能高于 $1\text{k}\Omega$ 。Renesas 在 RC19202 数据表中没有提到此引脚具有此要求，因此 TI 假设这是 RC19202 和 LMKDB1202 之间的差异。	请确保驱动 LMKDB1202 的元件的内部电阻以及该引脚上的任何其他串联电阻 $\leq 1\text{k}\Omega$ 。在大多数应用中，通常都能满足压摆率要求，这不是问题。
电源					
VDD_IN0	VDDIN0	3	P	无差异	不需要更改。使用与 RC19202 相同的电源滤波方式。
VDD_IN1	VDDIN1	6	P		
VDD_BANK1	VDDCLK_1	8	P		
VDD_DIG	VDDDIG	19	P		
VDD_BANK0	VDDCLK_0	18	P		
VDDA	VDDA	14	P		
其他					
^vCLKIN_SEL_tri	CLKSEL_tri	7	I	无差异	不适用。
vZOUT_SEL	ZOUTSEL	11	I		
LOS#	LOSb	13	O		
GND	GNDSUB	20	G		
GND	EPAD	DAP/21	G		

9.2 RC19202 与 LMKDB1202 公开寄存器比较

RC19202 与 LMKDB1202 无法进行比较，因为 Renesas 和 TI 均未公开任何寄存器。

10 RC19002 与 LMKDB1102 比较

10.1 RC19002 与 LMKDB1102 引脚比较

总之，将 RC19002 替换为 LMKDB1102 时：

- OE1# 引脚 (15) 需要获得一定的压摆率，以确认器件按预期工作 ($\geq 0.1\text{V/ns}$)。为此，引脚 15 的电阻不能高于 $1\text{k}\Omega$ 。确保驱动 LMKDB1102 的元件的内部电阻和任何其他串联电阻均低于 $1\text{k}\Omega$ 。
- 不要让引脚 7 (GND) 悬空。将该引脚连接到 GND。

引脚				RC19002 和 LMKDB1102 之间影响直接替换的引脚差异	用 LMKDB1102 替换 RC19002 时的设计要求
TI 名称	RENESAS 名称	编号	类型		
输入					
CLKIN_P	CLKIN0	1	I	无差异	不适用
CLKIN_N	CLKINb0	2	I		
输出和输出使能					
CLK2_P	CLK10	9	O	无差异	不适用
CLK2_N	CLKb10	10	O		
CLK1_P	CLK5	16	O		
CLK1_N	CLKb5	17	O		
^OE2#	OEb10	12	I		
^OE1#	OEb5	15	I	该引脚需要获得一定的压摆率，以确认器件按预期工作 ($\geq 0.1\text{V/ns}$)。为此，该引脚的电阻不能高于 $1\text{k}\Omega$ 。Renesas 在 RC19002 数据表中没有提到此引脚具有此要求，因此 TI 假设这是 RC19002 和 LMKDB1102 之间的差异。	请确保驱动 LMKDB1102 的元件的内部电阻以及该引脚上的任何其他串联电阻 $\leq 1\text{k}\Omega$ 。在大多数应用中，通常都能满足压摆率要求，这不是问题。
电源					
VDDA	VDDCLK/DNC	6	P	无需对该引脚进行任何更改，即可完成直接替换。RC19002 引脚既是 NC 引脚又是电源引脚，而 LMKDB1102 引脚只是电源引脚。TI 建议将该引脚连接到 VDD。对于直接替换，可忽略此建议。	不需要更改。使用与 RC19002 相同的电源滤波方式。
VDD	VDDCLK	3	P	无差异	
VDD	VDDCLK	8	P		
VDD	VDDCLK	14	P		
VDD	VDDCLK	18	P		
VDD	VDDDIG	19	P		
其他					
NC	NC	4	I	无差异	不适用。
NC	NC	5	I		
GND	GND/DNC	7	I 或 G	RC19002 上的这个引脚既是 NC 引脚又是 GND 引脚，因此该引脚可以悬空或连接到 GND，而 LMKDB1102 上的这个引脚只是 GND 引脚。TI 无法在不引起任何可靠性问题的情况下，将该引脚连接到封装内部的 DAP/GND。	不要将这个引脚悬空。将该引脚连接到 GND。

引脚				RC19002 和 LMKDB1102 之间影响直接替换的引脚差异	用 LMKDB1102 替换 RC19002 时的设计要求
TI 名称	RENESAS 名称	编号	类型		
vZOUT_SEL	ZOUTSEL	11	I	无差异	不适用。
LOS#	LOSb	13	O		
GND	GNDSUB	20	G		
GND	EPAD	DAP/21	G		

10.2 RC19002 与 LMKDB1102 公开寄存器比较

RC19002 与 LMKDB1102 无法进行比较，因为 Renesas 和 TI 均未公开任何寄存器。

11 总结

在每种比较中，RC19xxx/9QXL2001x 器件系列和 LMKDB1xxx/CDCDB2000 器件系列具有相同的引脚排列。不过，兼容器件之间的某些引脚在设计上存在一些差异，需要进行更改才能完成直接替换，从而不影响正常运行。本文档重点介绍了具体要求和差异。

12 参考资料

- 德州仪器 (TI) , [LMKDB1xxx PCIe 第 1 代到第 6 代超低抖动 1:20、1:8、1:4、1:2、2:4、2:2 LP-HCSL 时钟缓冲器和时钟多路复用器](#) 数据表
- Renesas , [RC190xx](#) 数据表。
- Renesas , [RC192xx](#) 数据表。

重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2024，德州仪器 (TI) 公司